

DOI:10.16356/j.1005-2615.2020.02.005

碳化硅基直流固态断路器短路保护方法

秦海鸿¹, 莫玉斌¹, 张英¹, 杨跃茹¹, 赵朝会²

(1. 南京航空航天大学自动化学院, 南京, 211106; 2. 上海电机学院电气学院, 上海, 201306)

摘要: 碳化硅器件比硅器件具有更低的导通电阻, 用其制作直流固态断路器可以大大降低其通态损耗, 减轻散热压力。然而相比于硅器件, 由于碳化硅器件管芯面积小, 电流密度大, 其短路能力相对较弱, 短路保护要求更高。为确保碳化硅器件安全可靠工作, 提高碳化硅基直流固态断路器的可靠性, 对比分析了硅基与碳化硅基 MOSFET 的短路能力, 揭示了其器件恶化机理, 研究了栅源极电压箝位方法, 并结合去饱和检测, 提出了一种基于源极寄生电感的“软关断”短路保护方法, 制作了直流固态断路器样机进行实验验证。实验结果表明, 所提方法可以降低功率器件的关断电压应力、抑制短路电流, 适合碳化硅基直流固态断路器短路保护。

关键词: 碳化硅; 直流固态断路器; 短路能力; 短路保护

中图分类号: TM386

文献标志码: A

文章编号: 1005-2615(2020)02-0207-08

Short Circuit Protection Method of SiC Based DC Solid State Circuit Breaker

QIN Haihong¹, MO Yubin¹, ZHANG Ying¹, YANG Yueru¹, ZHAO Chaohui²

(1. College of Automation Engineering, Nanjing University of Aeronautics & Astronautics, Nanjing, 211106, China;

2. College of Electrical Engineering, Shanghai Dianji University, Shanghai, 201306, China)

Abstract: Compared with silicon devices, silicon carbide devices have low on-state resistance, which can reduce on-state loss of DC solid state circuit breaker and reduce the pressure of cooling. However, silicon carbide MOSFET has the smaller die area and the higher current density than silicon MOSFET, which leads to the weaker short-circuit ability, the shorter short-circuit withstand time and the higher protection requirement. In order to ensure the safe and reliable operation of silicon carbide power devices and improve the reliability of silicon carbide based DC solid state circuit breakers, the short circuit capability of silicon and silicon carbide MOSFET are analyzed and compared. The internal fault mechanism is revealed. In addition, gate-source voltage clamp methods are elaborated and compared. Combined with desaturation detection, a “soft turn-off” short-circuit protection method based on source parasitic inductance is proposed. Finally, a DC solid state circuit breaker prototype is built for experimental verification. Experimental results show that the proposed method can not only reduce the voltage stress of the power device, but also suppress the short circuit current, suggesting that it is an effective short-circuit protection method for DC solid state circuit breaker based on silicon carbide devices.

Key words: silicon carbide; DC solid state circuit breaker; short circuit capability; short circuit protection

基金项目: 国家自然科学基金(51677089)资助项目; 中央高校基本科研业务费专项资金(NS2015039, NS20160047)资助项目; 南京航空航天大学研究生创新基地(实验室)开放基金(kfj20170308)资助项目。

收稿日期: 2018-07-27; **修订日期:** 2019-09-16

通信作者: 秦海鸿, 男, 副教授, E-mail: qinhaihong@nuaa.edu.cn。

引用格式: 秦海鸿, 莫玉斌, 张英, 等. 碳化硅基直流固态断路器短路保护方法[J]. 南京航空航天大学学报, 2020, 52(2): 207-214. QIN Haihong, MO Yubin, ZHANG Ying, et al. Short circuit protection method of SiC based DC solid state circuit breaker[J]. Journal of Nanjing University of Aeronautics & Astronautics, 2020, 52(2): 207-214.

直流配电系统线路损耗低,可靠性高,在舰船、战车和航空等领域已取得初步应用。断路器是输电线路中接通和断开负载的一个关键器件,其主要功能是在系统发生故障时迅速有效地将故障支路从系统中切除,从而保证系统正常支路负载的安全可靠工作。对于直流配电系统,传统机械式断路器已难以满足系统的保护要求^[1],而现有的固态断路器(Solid state circuit breaker, SSCB)多采用硅器件^[2],其主要存在以下缺点:(1)通态电阻较大,导致SSCB损耗较高;(2)器件结温低,限制了应用场合,同时对散热要求也较高,增加了断路器的体积和重量。与Si器件相比,碳化硅(Silicon carbide, SiC)器件具有通态电阻低、开关速度快以及热导率高等优势^[3-5],为直流SSCB的进一步发展提供了有利条件。

目前,针对SiC基SSCB的研究已取得了一些进展^[6-9],文献[6]利用两个常通型SiC JFET,采用共源极连接方式,设计了一个600 V/60 A双向固态断路器,其故障响应时间约为10 μ s。文献[7]研制了一种基于常通型SiC JFET的自供电固态断路器,该固态断路器主要由一个常通型SiC JFET和一个快速启动的隔离型DC/DC变换器构成的驱动保护电路组成,无需额外的引线和辅助电源,结构简单。文献[8]采用通态电阻极小的SiC静态感应晶体管(Static induction transistor, SIT)制作了用于400 V直流数据中心的SSCB,通过控制SiC SIT关断时的驱动电压,实现了较好的过压抑制效果,简化了固态断路器的结构。美国陆军研究室采用SiC MOSFET制作了一种新型直流固态断路器样机,其电压电流定额为1.2 kV/200 A,质量为816.5 g,尺寸为9.1 cm \times 9.1 cm \times 8.5 cm,电流密度可达0.4 A/cm³,动态响应时间为5 μ s,工作环境温度可达125 $^{\circ}$ C,主要用于军用战车直流电源系统^[9]。现有研究报道了多种SiC基SSCB方案,但针对SiC器件,对SiC SSCB过载/短路这一重要工作状态的研究都相对较少。从器件结构看,与Si功率器件相比,SiC MOSFET管芯面积相对较小,电流密度大,所能承受的短路时间短,短路能力相对较弱^[10];可靠性方面,由于SiC材料性能和SiC MOSFET结构的特殊性,SiC MOSFET栅极氧化层稳定性问题仍未完全解决,尤其是在短路等极限工作条件下^[11]。而SSCB最为重要的工作要求之一是系统发生过流/短路故障时能够及时响应动作,保护系统^[12]。过流/短路时,流过器件的电流快速上升,损耗增加使其发生自发热现象^[13],充分认识SiC MOSFET的短路工作机理与行为是研制SiC基SSCB的重要保证。为此,对SiC MOSFET

的短路工作过程进行了分析,得出短路电流变化规律。对Si基与SiC基MOSFET的短路能力进行了对比测试与分析,并根据MOSFET内部场强分布及SiC材料特性,揭示了SiC MOSFET器件性能恶化机理。研究了栅源极电压箝位方法,并结合去饱和电流检测方法,提出了一种基于源极寄生电感的“软关断”短路保护方法,该方法具有抑制关断过压和短路峰值电流的功能,并通过SiC基SSCB样机实验对其进行了验证。

1 SSCB工作原理与状态分析

图1为SiC基直流固态断路器结构示意图,其主要由功率器件、驱动电路、电流检测电路、调理电路、保护电路、控制电路、吸收电路和辅助电源等功能单元组成^[14]。

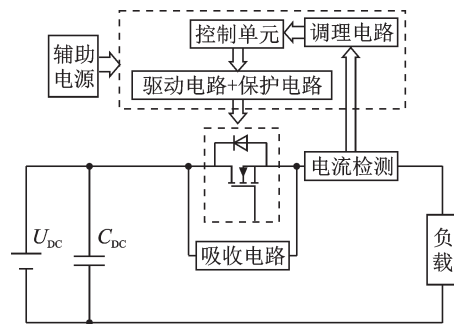


图1 基于SiC MOSFET的SSCB的拓扑结构图

Fig.1 Topology of SiC MOSFET based SSCB

SSCB的主要工作状态可分为启动、正常导通和故障关断3个状态。图2为SSCB工作波形示意图。

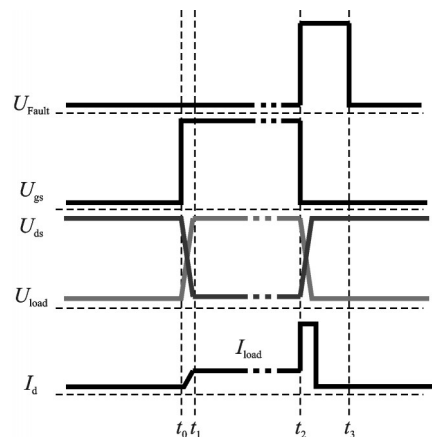


图2 SSCB工作波形示意图

Fig.2 Operating principles of SSCB

启动 $[t_0 \sim t_1]$: t_0 时刻之前,SSCB处于关断状态,直流电源没有为负载供电。 t_0 时刻,SSCB开通,接通负载。对于容性负载,SSCB启动瞬间,容性负载两端电压为零,由于电容两端电压不能突变,此

时电路相当于短路状态,电路中出现较大的冲击电流,SSCB承受较大的电流应力。

正常导通 [$t_1 \sim t_2$]: SSCB 导通工作。与 Si MOSFET 相比, SiC MOSFET 具有更低的通态电阻,因此可以大大降低 SSCB 的通态损耗,减轻散热压力。

故障关断 [$t_2 \sim t_3$]: t_2 时刻,发生故障过载或短路,SSCB 关断以保护系统。短路发生时,流过 SSCB 的电流急剧增大,器件损耗大大增加。 t_3 时刻故障清除,SSCB 重新启动。

作为直流输配电系统中接通和断开负载的关键部件,SSCB 在系统发生过流/短路故障时应能够及时响应动作,保护系统安全可靠工作。SSCB 在带容性负载启动和承受短路过程中,器件的自发热使其内部结温迅速升高,形成正反馈效应使其损耗进一步增加,对器件的短路承受能力要求较高。针对 SiC 器件对其短路特性进行深入分析对成功研制 SiC 基 SSCB 尤为重要。本文主要针对基于 SiC MOSFET 的 SSCB 故障关断状态进行了研究。

2 碳化硅 MOSFET 短路特性分析

功率器件的短路故障类型一般分为硬开关故障 (Hard switching fault, HSF) 和负载故障 (Fault under load, FUL)^[15]。SiC MOSFET 在硬开关故障下损耗更大,发热更严重,对器件的考验更为严峻,这里主要针对硬开关故障进行原理分析。

2.1 短路工作模态

硬开关故障下 SiC MOSFET 的典型短路工作波形如图 3 所示。

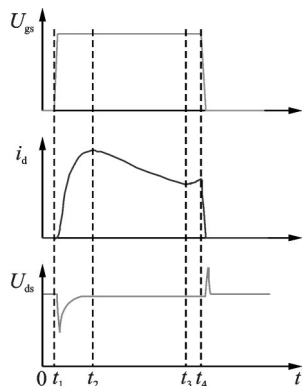


图3 硬开关故障下 SiC MOSFET 短路工作波形

Fig.3 Short-circuit waveforms of SiC MOSFET under HSF

4 个工作模态分别为:

t_1 时刻之前, SiC MOSFET 处于截止状态。此时负载已经发生短路,直流母线电压 U_{DC} 直接加在 SiC MOSFET 两端。

模态 1 [$t_1 \sim t_2$]: t_1 时刻, SiC MOSFET 开通。由于功率回路阻抗很小, SiC MOSFET 漏极电流急剧增大。快速变化的短路电流与回路中寄生电感相互作用,产生一个与直流母线电压极性相反的电势 U_{Lloop} , 导致 SiC MOSFET 漏源极电压有所下降。 U_{Lloop} 可表示为

$$U_{Lloop} = L_{loop} \times \frac{di}{dt} \quad (1)$$

则 SiC MOSFET 两端的电压 U_{ds} 为

$$U_{ds} = U_{DC} - U_{Lloop} \quad (2)$$

短路电流上升过程中, SiC MOSFET 的功率损耗导致器件自发热, SiC MOSFET 结温逐渐升高, 导通电阻也随之逐渐增大, 使得 di/dt 逐渐减小, SiC MOSFET 漏源电压 U_{ds} 又逐渐升高, 由于此时短路电流较大, 在回路寄生电阻上产生较大压降, 故 SiC MOSFET 漏源极略低于直流母线电压。 $t_1 \sim t_2$ 阶段内, SiC MOSFET 沟道载流子迁移率具有正温度系数, 漏极电流持续上升。

模态 2 [$t_2 \sim t_3$]: $t_2 \sim t_3$ 阶段内, 开关管仍工作在饱和区。由于开关管端电压近似为直流母线电压, 且电流较大, SiC MOSFET 自身功率损耗很大。开关管的自发热使结温快速上升, 降低了沟道载流子迁移速率, 导致流过 SiC MOSFET 的电流减小, di_{ds}/dt 呈现负斜率。此阶段内, SiC MOSFET 沟道载流子迁移率具有负温度系数, 其可表示为

$$\mu_p(T) = \mu_{p0} \left(\frac{T}{300} \right)^{-2.2} \quad \mu_n(T) = \mu_{n0} \left(\frac{T}{300} \right)^{-2.6} \quad (3)$$

式中: μ_p 为 4H-SiC 外延层空穴迁移率; μ_n 为 4H-SiC 外延层电子迁移率; μ_{p0} 为 $T=300$ K 时空穴迁移率; μ_{n0} 为 $T=300$ K 时电子迁移率。

模态 3 [$t_3 \sim t_4$]: t_3 时刻, SiC MOSFET 结温进一步升高, 短路电流有所上升, di_{ds}/dt 呈现正斜率。这主要是因为 SiC MOSFET 沟道载流子电流减小的速率小于热电离激发漏电流增大的速率。热电离激发漏电流 $I_{g,ther}$ 可表示为

$$I_{g,ther} = \frac{qSn_i}{\tau_g} \sqrt{\frac{2\epsilon_s}{q} \left(\frac{N_d + N_a}{N_d N_a} \right) U_{DC}} \quad (4)$$

式中: n_i 为本征载流子浓度; τ_g 为 SRH 激发寿命; S 为功率器件有源区面积; ϵ_s 为 4H-SiC 材料的介电常数; q 为电荷; N_a , N_d 分别为 P 阱区和 N 漂移区掺杂浓度; U_{DC} 为直流母线电压。

$t_1 \sim t_4$ 期间的短路能量 E_C 可表示为

$$E_C = \int_{t_1}^{t_4} u_{ds} i_d dt \quad (5)$$

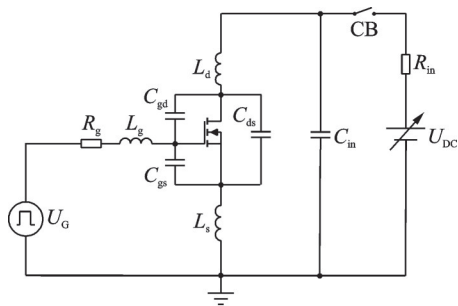
式中: u_{ds} 为 SiC MOSFET 漏源极电压, i_d 为漏极电流。

模态 4 [$t_4 \sim$]: t_4 时刻, 开关管关断, 短路电流逐

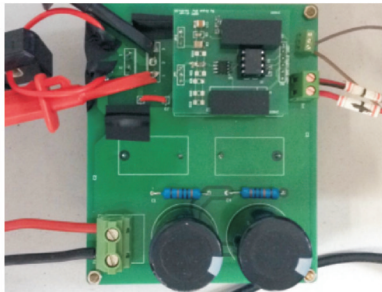
渐减小到零。此后可能会出现3种情况:(a)开关管安全可靠关断;(b)开关管栅极氧化层击穿,器件失控;(c)关断后出现拖尾漏电流,导致开关管热失控,发生故障,最终导致器件损坏。

2.2 短路能力测试与分析

为探究 SiC MOSFET 的短路能力,建立了如图4所示的短路测试平台。图4(a)为短路测试原理图,其中, U_{DC} 为可调直流电源; R_{in} 为电源内阻; CB 为断路器; U_G 为单脉冲驱动信号; R_g 为驱动电阻; C_{gs} , C_{gd} 和 C_{ds} 为 SiC MOSFET 的寄生电容; L_g , L_d 和 L_s 分别为包括器件外部引线和器件内部连线的栅极、漏极和源极的寄生电感。图4(b)为平台照片。短路测试中使用 1 200 V/35 A 的 SiC MOSFET, 并与 1 200 V/35 A 的 Si MOSFET 进行了对比。



(a) Schematic diagram of short circuit test



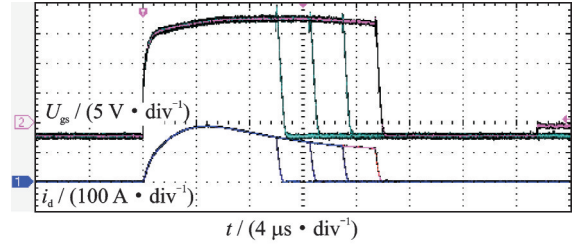
(b) Platform photos

图4 短路测试平台

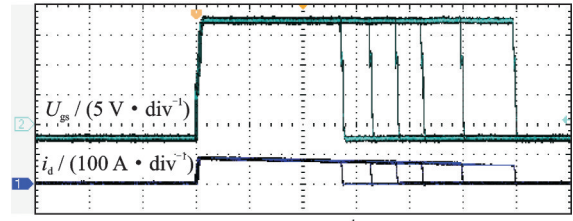
Fig.4 Short circuit test platform

图5为不同脉宽下短路测试波形,实验中直流母线电压设为 550 V,驱动电阻为 30 Ω 。由于 SCH2080KE 栅极正向电压极限值为 +22 V,考虑一定的安全裕量,正向驱动电压取为 +18 V。

对于 SiC MOSFET,短路脉宽设置为 10 μ s 时,短路电流先增大后减小,与前述分析一致。随着短路脉宽的进一步增大,关断时短路电流逐渐减小,但短路能量逐渐增大。当短路脉宽增大至 15 μ s 时, SiC MOSFET 通态时的栅源极电压 U_{gs} 已略有下降,说明此时栅极漏电流增大,器件性能开始恶化;当短路脉宽进一步增大至 17.5 μ s 时,其通态时的栅源极电压 U_{gs} 下降幅度已增大至 2 V,同时在 SiC MOSFET 关断后,经 12 μ s 延时,栅源



(a) SiC MOSFET



(b) Si MOSFET

图5 不同短路脉宽下 U_{gs} , U_{ds} 和 i_d 短路测试波形

Fig.5 Short-circuit test waveforms of U_{gs} , U_{ds} and i_d under different pulse width

极电压 U_{gs} 突然变为 0 V,经测试 SiC MOSFET 栅源极已发生短路,导致器件损坏,此时对应的短路能量 E_c 为 1.365 J。而相近定额的 Si MOSFET,在短路脉宽为 17.5 μ s 时,器件依然保持良好的性能,即使脉宽增大至 60 μ s (短路能量 $E_c=2.403$ J) 仍能够有效断开短路电流,同时栅源极未被击穿。

表1给出正常和损坏的 SiC MOSFET 各端子阻抗及体二极管正向压降测试数据。可见,母线电压为 550 V,短路脉宽为 17.5 μ s 时, SiC MOSFET 栅源极氧化层被击穿,栅源极近似短路,此时 SiC MOSFET 成为不可控器件,但是其漏源极阻抗依然很大,具有一定的阻断能力,同时体二极管正向压降几乎保持不变。

表1 SiC MOSFET 各端子阻抗及体二极管正向压降测试数据

Table 1 Test data of terminal impedance and forward voltage of body diode drop for SiC MOSFET

参数	SCH2080KE	
	完好	损坏
R_{gs}/R_{sg}	∞/∞	0.8/0.8
R_{gd}/R_{dg}	∞/∞	∞/∞
R_{ds}/R_{sd}	∞/∞	∞/∞
U_F/V	0.677	0.680

短路时,直流母线电压 U_{DC} 直接加在功率 MOSFET 两端,由于 MOSFET 栅源极电压一般只有十几伏,故直流母线电压由反向偏置的 PN 结(漏源极寄生电容 C_{ds})和 MOS 电容(栅漏极寄生电容 C_{gd})共同承担,图6给出功率 MOSFET 内部电场强度分布图^[16]。

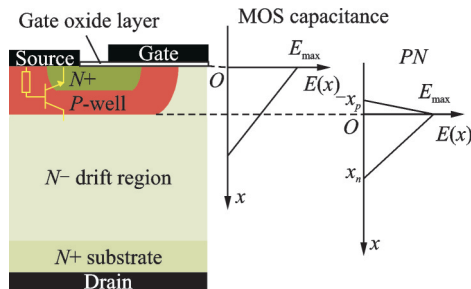


图 6 功率 MOSFET 内部电场强度分布图
Fig.6 Internal electric field of SiC MOSFET

由高斯定理可知,栅极氧化层中电场强度与其下方半导体材料电场强度满足

$$E_{\text{oxide}} = \frac{\epsilon_{\text{semi}}}{\epsilon_{\text{oxide}}} E_{\text{max}} \quad (6)$$

式中: ϵ_{semi} 为半导体的介电常数, ϵ_{oxide} 为氧化层的介电常数。

对于 SiC/SiO₂(或 Si/SiO₂), $\epsilon_{\text{semi}}/\epsilon_{\text{oxide}} \approx 2.5$,这意味着氧化层中电场强度是半导体中最大电场强度的 2.5 倍,为保证氧化层长期稳定性,氧化层中电场强度一般应小于 4 MV/cm。对于 Si MOSFET,由于 Si 的临界场强为 0.3 MV/cm,因此氧化层中的电场强度最大为 0.75 MV/cm,远小于 4 MV/cm。但对于 SiC MOSFET,由于 SiC 的临界场强更高,其内部最大电场强度可达 Si MOSFET 的十几倍,氧化层中电场强度很容易超过 4 MV/cm,不利于氧化层的长期稳定。而且,为获得期望的阈值电压,SiC MOSFET 栅极氧化层厚度设计得更薄,势垒宽度更窄,根据 Fowler-Nordheim 沟道理论,当栅源极施加正向偏置电压时,反型层表面的电子会进入或穿过氧化层,进而产生沟道电流,即栅极漏电流。短路时,器件内部结温迅速升高使栅极漏电流大大增大。当该漏电流达到一定值就会导致氧化层电介质击穿,产生界面缺陷,最终导致器件恶化^[17]。因此 SiC MOSFET 的短路承受能力弱于 Si MOSFET。

3 短路保护电路设计

由于 SiC MOSFET 耐受短路电流的能力比 Si MOSFET 弱,因此必须精心设计短路保护电路,保证 SiC 基 SSCB 和系统的安全可靠工作。

3.1 电流检测

对短路故障进行快速可靠的检测是保护电路的关键。目前,短路检测的方法主要有电阻检测、电流互感器检测和去饱和检测。电阻检测损耗相对较大,不适合大电流场合;电流互感器不利于检测直流电流,若采用霍尔电流传感器,则成本较高,且需额外的电源。故最终采用去饱和检测方法对

SiC MOSFET 进行短路检测^[18]。

去饱和检测的基本思想是基于功率器件的输出特性,当 SiC MOSFET 正常导通时,其漏源极电压很小;一旦发生短路故障,漏极电流迅速增大,其漏源极电压也随之增大。通过检测 SiC MOSFET 的端电压即可对流过开关管的电流进行实时检测判断。基于 1ED020I12-F2 驱动芯片的去饱和和保护外围电路如图 7 所示。

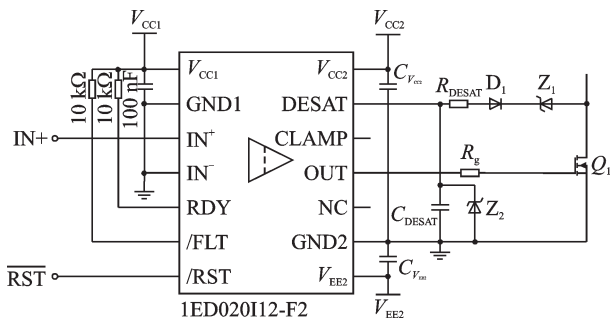


图 7 基于 1ED020I12-F2 驱动芯片的去饱和保护外围电路
Fig.7 Desaturation detection peripheral circuit based on 1ED020I12-F2

去饱和保护的工作时序如图 8 所示。当 IN⁺ 输入引脚为高电平时,经 T_{POON} 延时,芯片 OUT 引脚输出高电平,DESAT 引脚处于检测状态。在 SiC MOSFET 开通期间,为了使 SiC MOSFET 漏源极电压降低到其稳态导通值,防止保护电路误动作,必须设置一定的消隐时间。

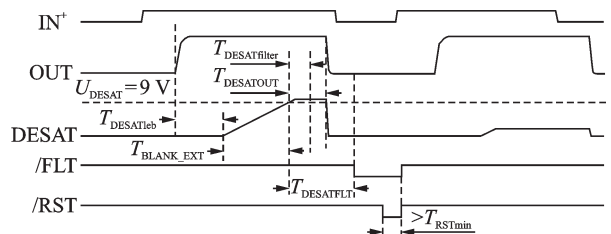


图 8 去饱和和保护工作时序图
Fig.8 The time sequence of desaturation detection

1ED020I12-F2 驱动芯片消隐时间 T_{BLANK} 包括两部分,其大小为

$$T_{\text{BLANK}} = T_{\text{DESATleib}} + T_{\text{BLANK_EXT}} \quad (7)$$

式中: $T_{\text{DESATleib}}$ 为前沿消隐时间,由芯片本身决定,其典型值为 400 ns; $T_{\text{DESAT_EXT}}$ 为外部消隐时间,其大小为

$$T_{\text{BLANK_EXT}} = \frac{C_{\text{DESAT}} \times U_{\text{DESAT}}}{I_{\text{SOURCE_IN}}} \quad (8)$$

式中: C_{DESAT} 为外部消隐电容; U_{DESAT} 为去饱和和保护触发电压,其大小为 9 V; $I_{\text{SOURCE_IN}}$ 为芯片内部的一个高精度电流源,其大小为 500 μ A。此外,消隐时间 T_{BLANK} 必须满足

$$T_{\text{BLANK}} > T_{\text{on}} \quad (9)$$

式中: T_{on} 为 SiC MOSFET 开通时间。

在消隐时间 T_{BLANK} 内, DESAT 引脚电压 U_{CDESAT} 为

$$U_{\text{CDESAT}} = U_{\text{D1}} + U_{\text{Z1}} + U_{\text{ds}} \quad (10)$$

式中: U_{D1} 为二极管 D_1 正向导通压降, U_{Z1} 为齐纳二极管 Z_1 反向稳压, U_{ds} 为 SiC MOSFET 漏源极电压。通过选择不同稳压等级的齐纳二极管 Z_1 , 可实现对不同故障电流的保护。

若电路处于正常工作状态, 由于 SiC MOSFET 导通压降很小, 此时, $U_{\text{CDESAT}} < U_{\text{DESAT}}$, 保护电路不动作。

当电路发生负载短路故障时, U_{ds} 增大, U_{CDESAT} 也随之增大, 当 $U_{\text{CDESAT}} > U_{\text{DESAT}}$, 保护电路动作, 经 T_{DESATOUT} 延时, OUT 引脚输出低电平, 关断 SiC MOSFET。同时, DESAT 引脚内部的 MOSFET 开通, C_{DESAT} 开始放电, U_{CDESAT} 逐渐减小到零。经一段延时时, /FLT 引脚和 /RST 引脚均变为低电平, 表示发生故障, 同时将芯片复位, 强制输出为零^[19]。

当电路发生硬开关故障时, 由于此时 U_{ds} 很大 (近似为直流母线电压), 二极管 D_1 正反偏截止, DESAT 引脚电压 U_{CDESAT} 不再满足式 (10), 经消隐时间 T_{BLANK} 后, U_{CDESAT} 达到 U_{DESAT} , 保护电路动作, 经 T_{DESATOUT} 延时时关断 SiC MOSFET。

当 SiC MOSFET 关断时, 此时二极管 D_1 反向电压近似为直流母线电压, 故需选用耐高压二极管。此外, 为防止噪声产生的电压毛刺通过二极管传进 DESAT 引脚, 导致误动作, 严重时甚至会损坏引脚, 故在去饱和检测回路中加入了去耦电阻 R_{DESAT} , 其大小为 1 k Ω 。

3.2 栅源极电压箝位

电路中出现短路故障时, SiC MOSFET 漏源极电压快速升高, 与密勒电容相互作用产生正反馈电流, 即密勒电流, 该电流为栅源电容充电, 迫使栅极电压升高, SiC MOSFET 为压控型器件, 栅源极电压与漏极电流存在一定的制约关系, 栅源极电压越高, 短路峰值电流越大。因此, 为保证功率器件安全可靠工作, 必须限制栅源极电压, 抑制短路峰值电流。目前常见的限制栅源电压的方法主要有两种^[20]: (1) 栅极电压箝位, 即在 MOSFET 栅极与电源之间并联箝位二极管。当栅极电压达到一定箝位值时, 箝位二极管导通, 此时栅极电压为电源电压与二极管的导通压降之和, 由于箝位二极管的导通压降很小 (一般采用肖特基二极管), 故其值几乎与电源电压相近, 从而达到箝位栅极电压, 限制短路电流的作用; (2) 齐纳二极管箝位, 即在 SiC

MOSFET 栅源极并联齐纳二极管, 并使其尽可能靠近 SiC MOSFET。这两种方法都需要在驱动电路中加入额外的器件, 而且使用动态响应速度较慢。对于功率模块, 还可以利用其辅助源极和主功率源极间的寄生电感的负反馈作用, 抑制栅源电压上升^[21]。

图9为基于源极寄生电感的“软关断”原理图, 发生短路故障时, SiC MOSFET 的漏极电流快速上升, 与寄生电感 L_{AM} 相互作用, 在其两端产生一个与栅源电压极性相反的电压, 从而抑制栅源电压的上升, 达到抑制短路电流的目的。由于短路时电流很大且采用功率模块内部寄生电感, 该方法具有很快的动态响应速度。同时, 驱动开通回路仍与辅助源极相连, 从而保证了 SiC MOSFET 高速开通, 有利于缩短消隐时间, 加快去饱和检测速度。此外, 该方法还具有抑制关断过压的作用。

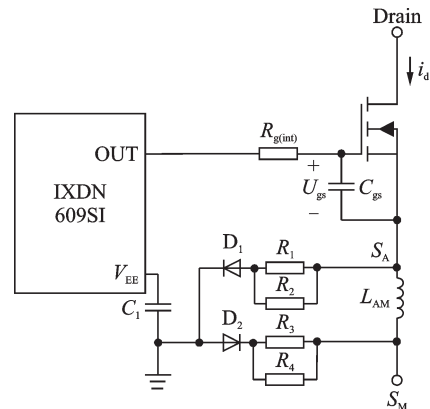


图9 基于源极寄生电感的“软关断”原理图

Fig.9 Soft switch-off circuit based on source parasitic inductance

4 实验结果与分析

为验证文中分析和所采用的短路检测和栅极电压箝位方法, 设计制作了如图10所示的 270 V/100 A SSCB 样机, 样机主要分为主功率电路、隔离驱动电路、状态显示电路、短路保护电路、电流检测电路、DSP 主控电路和辅助电源电路等。

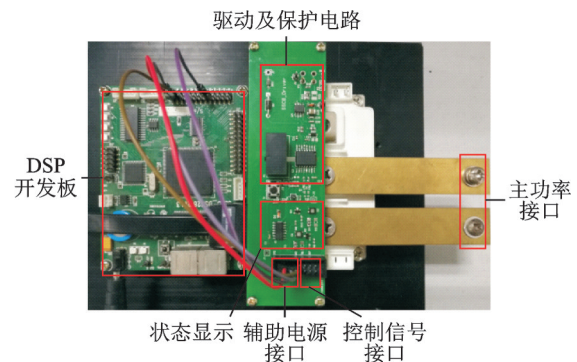


图10 SiC基SSCB样机实物图

Fig.10 Prototype of SiC based SSCB

4.1 硬开关故障

图 11 为硬开关故障下,采用不同栅源电压抑制方法时 SiC 基 SSCB 漏源电压 U_{ds} 、漏极电流 i_d 、栅源电压 U_{gs} 以及去饱和引脚电压 U_{DESAT} 的测试波形,去饱和触发电压 U_{DESAT_TH} 为 9 V。可见,采用栅极电压箝位时, SiC 基 SSCB 故障响应时间约为 1 μ s,短路电流完全关断时间约为 2 μ s。由于采用二极管本身的导通压降,关断时,栅极电压最大值为 20.9 V,短路峰值电流达到 650 A 左右,电压尖峰为 325 V。采用齐纳二极管箝位时, SiC 基 SS-

CB 故障响应时间约为 1 μ s,短路电流完全关断时间约为 2 μ s。但由于齐纳二极管箝位需要一定的时间,关断时,栅极电压最大值为 21.5 V,短路峰值电流达到 700 A 左右,电压尖峰为 358 V。而采用基于源极寄生电感的“软关断”方法时, SiC 基 SSCB 故障响应时间约为 1 μ s,短路电流完全关断时间约为 2.5 μ s。在主源极电感负反馈作用下, U_{gs} 先迅速降低至某一电压值,而后缓慢降低到 -5 V,这有利于降低关断时电压尖峰。由图 11 可见,其电压尖峰仅为 310 V 左右。

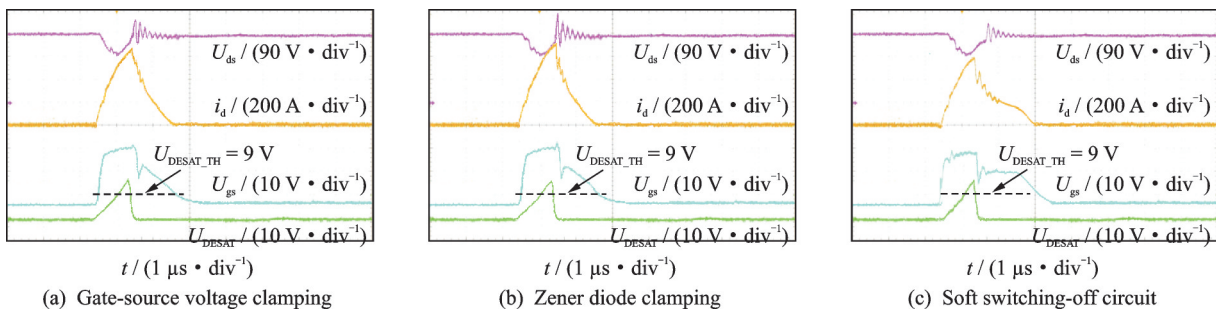


图 11 硬开关故障时 U_{ds} , i_d , U_{DESAT} 测试波形

Fig.11 Short-circuit waveforms of U_{ds} , i_d , U_{DESAT} under different clamping methods

表 2 给出了不同方法下短路保护测试的相关数据。可见,与其他两种方法相比,基于源极寄生电感的“软关断”电路,在保证 SiC MOSFET 安全工作的前提下短路保护时间略有延长,但降低了器件关断时的电压应力,同时有效抑制了短路峰值电流,大大提高了器件的可靠性。

表 2 不同方法下短路保护测试相关数据

Table 2 Data of short circuit protection under different methods

参数	二极管栅极电压箝位	齐纳二极管箝位	引入负反馈
短路峰值电流/A	650	700	600
关断电压尖峰/V	325	358	310
短路保护时间/ μ s	2	2	2.5

4.2 负载故障

图 12 是负载故障下, SiC 基 SSCB 漏源电压 U_{ds} 、漏极电流 i_d 、栅源电压 U_{gs} 以及去饱和引脚电压 U_{DESAT} 的测试波形,其中,负载电流 $I_d=100$ A。可以看出,故障响应时间约为 0.5 μ s,这是由于负载故障下, DESAT 引脚通过检测二极管对 SiC MOSFET 漏源极电压进行实时检测,故障时,经 T_{DESAT_OUT} 延时, OUT 引脚直接输出低电平,并不需要消隐延时。与硬开关故障相似,在主源极电感负反馈作用下, U_{gs} 先降低至某一电压值,而后缓慢降低到 -5 V。短路电流完全关断时间约为 2.2 μ s。

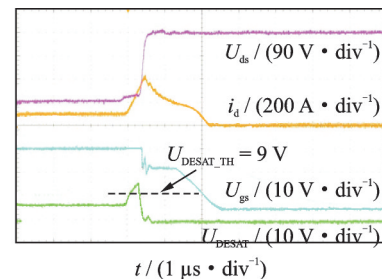


图 12 负载故障时 U_{ds} , i_d , U_{DESAT} 测试波形

Fig.12 Experiment waveform of U_{ds} , i_d , U_{gs} and U_{DESAT} under FUL

5 结 论

针对碳化硅基直流固态断路器应对短路故障的过程和快速响应要求,首先分析了 SiC MOSFET 的短路特性,得出短路电流变化规律,对比分析了 Si 基与 SiC 基 MOSFET 的短路能力,在此基础上对 SiC MOSFET 发生短路时器件性能恶化机理进行了研究。进一步研究了栅源电压箝位方法,并结合去饱和电流检测方法,提出了一种基于“源极寄生电感”的软关断短路保护方法。实验结果表明所提方法不仅可以充分利用 SiC MOSFET 高速开通的优势,减小电流检测时间,同时可以降低功率器件的关断尖峰和电压应力,抑制短路电流。

参考文献:

[1] PUGLIESE H, KANNEWURFF V. Discovering

- DC: A primer on DC circuit breakers, their advantages and design[J]. *IEEE Industry Applications Magazine*, 2013, 19(5): 22-28.
- [2] TAN K, LIU P, NI X, et al. Performance evaluation of multiple Si and SiC solid state devices for circuit breaker application in 380VDC delivery system[C]//*IEEE Applied Power Electronics Conference and Exposition (APEC)*. Long Beach, CA: IEEE, 2016: 983-989.
- [3] NAWAZ M, ILVES K. Replacing Si to SiC: Opportunities and challenges[C]//*Proceedings of European Solid-State Device Research Conference (ESSDERC)*. Lausanne:[s.n.], 2016: 472-475.
- [4] 曹剑坤, 杨彬彬, 刘海春, 等. 集中式飞机外部供电架构及关键参数分析[J]. *南京航空航天大学学报*, 2016, 48(1): 114-121.
- CAO Jiankun, YANG Binbin, LIU Haichun, et al. Structure and key parameters of centralized ground power supply for aircraft[J]. *Journal of Nanjing University of Aeronautics & Astronautics*, 2016, 48(1): 114-121.
- [5] MANTOOTH H A, PENG K, SANTI E, et al. Modeling of wide bandgap power semiconductor devices—Part I[J]. *IEEE Transactions on Electron Devices*, 2015, 62(2): 423-433.
- [6] CHOW T P. Wide bandgap semiconductor power devices for energy efficient systems[C]//*Proceedings of IEEE Workshop on Wide Bandgap Power Devices and Applications (WiPDA)*. Blacksburg, VA: [s.n.], 2015: 402-405.
- [7] GUO X, XUN Q, LI Z, et al. Silicon carbide converters and MEMS devices for high-temperature power electronics: A critical review[J]. *Micromachines*, 2019, 10: 406-431.
- [8] REN Y, YANG X, ZHANG F, et al. A single gate driver based solid-state circuit breaker using series connected SiC MOSFETs[J]. *IEEE Transactions on Power Electronics*, 2019, 34(3): 2002-2006.
- [9] URCIUOLI D P, VELIADIS V, HA H C, et al. Demonstration of a 600-V, 60-A, bidirectional silicon carbide solid-state circuit breaker[C]//*Proceedings of IEEE Applied Power Electronics Conference & Exposition*. Fort Worth, TX: IEEE, 2011.
- [10] MIAO Zhenyu, SABUI G, CHEN A Z, et al. A self-powered ultra-fast DC solid state circuit breaker using a normally-on SiC JFET [C]//*Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC)*. Charlotte, NC:[s.n.], 2015: 767-773.
- [11] ZHOU Y, FENG Y, LIU T, et al. A digital-controlled SiC-based solid state circuit breaker with soft-start function for DC microgrids[C]//*Proceedings of IEEE International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*. Charlotte, NC:[s.n.], 2018: 1-7.
- [12] ZHANG L, WOODLEY R, SONG X, et al. High current medium voltage solid state circuit breaker using paralleled 15 kV SiC ETO [C]//*Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC)*. San Antonio, USA:[s.n.], 2018: 1706-1709.
- [13] SATO Y, TANAKA Y, FUKUI A, et al. SiC-SiT circuit breakers with controllable interruption voltage for 400-V DC distribution systems[J]. *IEEE Transactions on Power Electronics*, 2014, 29(5): 2597-2605.
- [14] XUN Q, XUN B, LI Z, et al. Application of SiC power electronic devices in secondary power source for aircraft[J]. *Renewable & Sustainable Energy Reviews*, 2017, 70: 1336-1342.
- [15] PREZ-TOMS A, BROSELARD P, GODIGNON P, et al. Field-effect mobility temperature modeling of 4H-SiC metal-oxide-semiconductor transistors[J]. *Journal of Applied Physics*, 2006, 100(11): 1-6.
- [16] NGUYEN T T, AHMED A, THANG T V, et al. Gate oxide reliability issues of SiC MOSFETs under short-circuit operation[J]. *IEEE Transactions on Power Electronics*, 2015, 30(5): 2445-2455.
- [17] MARROQUI D, BLANES J M, GARRIGOS A, et al. Self-powered 380V DC SiC solid-state circuit breaker and fault current limiter [J]. *IEEE Transactions on Power Electronics*, 2019, 34(4):9600-9608.
- [18] YODER M N. Wide bandgap semiconductor materials and devices[J]. *IEEE Transactions on Electron Devices*, 1996, 43(10): 1633-1636.
- [19] CHEN S M, LIANG T J, HU K R. Design, analysis, and implementation of solar power optimizer for DC distribution system[J]. *IEEE Transactions on Power Electronics*, 2013, 28(4): 1764-1772.
- [20] ALBRECHT M, HÜMER A, ERLBACHER T, et al. Experimental verification of a self-triggered solid-state circuit breaker based on a SiC BIFET [J]. *Materials Science Forum*, 2017, 897: 665-668.
- [21] RODRIGUES R, JIANG T, DU Y, et al. Solid state circuit breakers for shipboard distribution systems [C]//*Proceedings of IEEE Electric Ship Technologies Symposium (ESTS)*. Arlington, VA: [s.n.], 2017: 406-413.