

开放式电源模块损耗及散热的分析与优化

陈明浩 陈乾宏 任小永 杨鸣强

(南京航空航天大学江苏省新能源发电与电能变换重点实验室, 南京, 210016)

摘要: 开放式电源模块作为模块电源的一个发展方向, 其 PCB 铜层不仅作为导电线路, 同时承担散热器作用。本文基于有源箝位正激拓扑, 完善了开放式电源模块的损耗模型分析, 给出磁件铁损和线路损耗的精确计算, 引入随负载变化的温度系数, 实现了全负载范围内对损耗特性的准确预计。在精确建模的基础上, 综合考虑满载效率、空载损耗及散热要求, 给出模块电源优化的系统思路, 并结合 18~36 V 输入、5 V/150 W 输出的指标, 给出了开关频率、同步整流管并联只数、PCB 铜厚影响的定量分析和具体优化方法。此外, 结合损耗分析, 通过对温升的估算给出过孔、敷铜面积、PCB 层数的散热分析与优化设计。最后, 样机实验验证了理论分析的正确性。

关键词: 模块电源; 开放式; 损耗优化; 散热分析; 系统思路

中图分类号: TM46

文献标志码: A

文章编号: 1005-2615(2014)04-0544-08

Analysis and Optimization for Power Loss and Thermal of Power Module Supply

Chen Minghao, Chen Qianhong, Ren Xiaoyong, Yang Mingqiang

(Jiangsu Key Laboratory of New Energy Generation and Power Conversion,
Nanjing University of Aeronautics & Astronautics, Nanjing, 210016, China)

Abstract: The power loss model optimization of open frame DC/DC power supply module is introduced based on active-clamp forward topology. The calculation of core loss and line loss is shown and the temperature factor according to the load change is introduced, which make the loss estimation more precise in the whole load range. Considering the full load efficiency, no load loss and cooling requirements, the systematic optimization ideas and quantitative analysis of specific methods are also given. At the same time, thermal analysis and optimization design are given along with the temperature estimation based on the power loss model. The 18—36 V input and 5 V/150 W output DC/DC module power supply is designed and some experiments are performed. The experimental results verify the correctness of the theoretical analysis.

Key words: power module supply; open frame; loss optimization; thermal analysis; systematic ideas

随着通信、航空航天、数字产品快速发展, 其电源不断向小型化、模块化、集成化发展。模块电源因高效率、高可靠性、高功率密度, 应用越来越广泛^[1-3]。开放式电源模块, 其体积重量小, PCB 铜层同时承担散热, 是模块电源的一个发展方向^[4-5]。

满载效率是模块电源必不可少的指标。但实际使用时, 模块电源常工作在轻载甚至空载状态。

相比效率指标, 降低空载损耗正成为各电源厂商的最大挑战。同时, 随着功率密度不断提高, 最终制约模块电源能否可靠工作及其寿命的是其散热性能^[6]。

目前, 很多文章对电路损耗的分析集中在满载损耗建模^[7-9]和空载损耗降低^[10-11], 未综合考虑满载与空载的损耗特性进行分析。而对电路散热的

研究集中在器件散热封装优化^[12-13]和系统热管理及仿真^[14-15],未结合具体电路模块的损耗对温升及散热进行优化分析与设计。

在中小功率场合,有源箝位正激拓扑得到广泛应用。本文将结合该拓扑,优化损耗建模,从开关频率、MOS管并联及 PCB 铜厚角度对其损耗特性进行优化设计并分析 PCB 层数、过孔、敷铜面积对散热特性的影响。最后,制作一台 5 V/150 W 全砖模块电源并给出实验结果,验证分析的正确性。

1 损耗精确模型及优化方法

1.1 现有损耗模型存在的问题

图 1 为采用自驱同步整流的有源箝位正激电路。

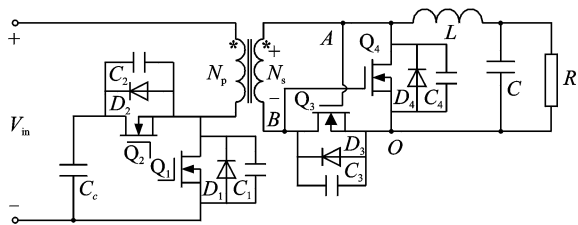


图 1 副边采用同步整流的有源箝位正激电路

Fig. 1 Active-clamp forward circuit with SR

为深入讨论其满载效率、空载损耗、散热特性,首先分析该电路的损耗模型。已有文章对该拓扑的损耗模型做了相关研究^[7-8]。但由于模块电源的自身特点,现有损耗模型只能模拟出损耗及效率的变化趋势,在全负载范围内与实际曲线的准确度并不高。

分析可知,现有的损耗模型存在以下局限性:

(1)模块电源的功率密度不断提高,电流密度可达 20 A/mm²,线路电阻的损耗不可忽略;

(2)开放式电源模块用 PCB 敷铜代替散热器,温度随负载变化明显。因此,需考虑温度对其损耗的影响。

下面将从以上两个方面,对损耗模型进行优化。

1.2 线路损耗计算及温度变量引入

线路损耗在现有的模块电源的损耗中不可忽略,线路电阻包括 PCB 线路的电阻以及平面绕组与主 PCB 板间焊接处的接触电阻。

工程中,可结合实际 PCB 设计估算出 PCB 线路的电阻,而接触处可以看作锡为材料的电阻,根据焊盘大小和估测的焊锡层高度进行估算。

开放式电源模块随负载增大,其工作温度明显

升高,铜损及 MOS 管的导通损耗也会明显增加。需引入温度变量,对损耗模型进行优化。

近似认为温度随负载线性变化,即

$$\Delta T = \frac{T_{\max} - 25}{I_{\text{omax}}} \cdot I_o \quad (1)$$

式中: I_o 为负载电流; I_{omax} 为满载电流; T_{\max} 为最高工作温度。

此外,查表得铜的温度系数 $K_{T_{\text{Cu}}}$ 为 0.004,锡的温度系数 $K_{T_{\text{Sn}}}$ 为 0.005。而不同型号 MOS 管的导通电阻随温度变化的曲线也近似为线性,其温度系数可表示为

$$K_{T_{\text{MOS}}} = \frac{R_{\text{dson},100^\circ\text{C}} - R_{\text{dson},25^\circ\text{C}}}{100 - 25} \cdot \frac{1}{R_{\text{dson},25^\circ\text{C}}} \quad (2)$$

综上所述,完善后的损耗模型如表 1 所示。

表 1 有源箝位正激电路的损耗模型

Tab. 1 Loss model of active-clamp forward circuit

损耗类型		计算公式
变压器	铜损	$P_{\text{cu,T}} = [(I_{\text{pri,rms}})^2 \cdot R_{\text{pri}} + (I_{\text{sec,rms}})^2 \cdot R_{\text{sec}}] \cdot (1 + K_{T_{\text{Cu}}} \cdot \Delta T)$
	铁损	$P_{\text{fe,L}} = \eta_1 \cdot f_s^{\alpha_1} \cdot B_{\text{m,L}}^{\beta_1} \cdot V_{\text{e,L}}$
电感	铜损	$P_{\text{cu,L}} = (I_o^2 + \frac{\Delta I^2}{12}) \cdot R_L \cdot (1 + K_{T_{\text{Cu}}} \cdot \Delta T)$
	铁损	$P_{\text{fe,T}} = \eta_2 \cdot f_s^{\alpha_2} \cdot B_{\text{m,T}}^{\beta_2} \cdot V_{\text{e,T}}$
主开关管	驱动损耗	$P_{\text{dri,N}} = Q_{\text{g,N}} \cdot V_{\text{g,pri}} \cdot f_s \cdot N_N$
	导通损耗	$P_{\text{con,N}} = (I_{\text{pri,rms}})^2 \cdot \frac{R_{\text{dson,N}}}{N_N} \cdot (1 + K_{T_{\text{N}}} \cdot \Delta T)$
	开关损耗	$P_{\text{swi,N}} = \frac{1}{6} V_{\text{ds}} \cdot I_{\text{pri}} \cdot (t_r + t_f) \cdot f_s$
辅开关管	驱动损耗	$P_{\text{dri,P}} = Q_{\text{g,P}} \cdot V_{\text{g,pri}} \cdot f_s \cdot N_P$
	导通损耗	$P_{\text{con,P}} = (I_{\text{pri,rms}})^2 \cdot \frac{R_{\text{dson,P}}}{N_P} \cdot (1 + K_{T_{\text{P}}} \cdot \Delta T)$
	体二极管	$P_{\text{d,P}} = V_{\text{d,P}} \cdot I_{\text{pri,rms,P}} \cdot t_{\text{dead}} \cdot f_s$
同步整流管	驱动损耗	$P_{\text{dri,SR}} = Q_{\text{g,SR}} \cdot V_{\text{g,sec}} \cdot f_s \cdot N_{\text{SR}}$
	导通损耗	$P_{\text{con,SR}} = (I_{\text{sec,rms}})^2 \cdot \frac{R_{\text{dson,SR}}}{N_{\text{SR}}} \cdot (1 + K_{T_{\text{SR}}} \cdot \Delta T)$
	体二极管	$P_{\text{d,SR}} = V_{\text{d,SR}} \cdot \frac{I_o}{2} \cdot t_{\text{dead}} \cdot f_s$
线路	PCB 线路	$P_{\text{PCB}} = [(I_{\text{pri,rms}})^2 \cdot R_{\text{PCB,pri}} + (I_{\text{sec,rms}})^2 \cdot R_{\text{PCB,sec}}] \cdot (1 + K_{T_{\text{Cu}}} \cdot \Delta T)$
	接触电阻	$P_{\text{contact}} = [(I_{\text{pri,rms}})^2 \cdot R_{\text{contact,pri}} + (I_{\text{sec,rms}})^2 \cdot R_{\text{contact,sec}}] \cdot (1 + K_{T_{\text{Sn}}} \cdot \Delta T)$

表 1 中, $I_{\text{pri,rms}}$ 、 $I_{\text{sec,rms}}$ 分别为原、副边电流有效值; $I_{\text{pri,rms,P}}$ 为箝位开关管电流有效值; I_o 为负载电

流; ΔI 为负载电流脉动; R_{pri}, R_{sec} 分别为变压器原、副边电阻; R_{PCB_pri}, R_{PCB_sec} 分别为原、副边 PCB 线路电阻; $R_{contact_pri}, R_{contact_sec}$ 分别为原、副边接触电阻; K_T 为温度系数; ΔT 为温度变化值; $\eta_i, \alpha_i, \beta_i (i=1, 2)$ 为铁损拟合系数; f_s 为开关频率; B_m 为磁芯幅值磁感应强度; V_c 为磁芯体积; Q_g 为 MOS 管栅极电荷; V_g 为 MOS 管驱动电压; N 为并联 MOS 管只数; R_{dson} 为 MOS 管导通电阻; V_{ds}, I_{pri} 分别为主管开关时的电压、电流值; t_r, t_f 分别为 MOS 管开关的上升、下降时间; V_d 为 MOS 的体二极管正向导通压降; t_{dead} 为死区时间。

2 PCB 板的散热分析

相较于损耗及效率,最终制约模块电源可靠工作的往往是其散热性能^[6]。

开放式电源模块利用厚铜 PCB 线路本身同时承担散热器的作用。影响其散热的因素很多,在 PCB 板内部,热量在板厚和板平面方向进行热传导;而 PCB 板与周围环境通过顶层和底层进行对流换热。下面从这两种热传递方式对其散热特性进行分析。

2.1 PCB 板的热传导分析

当 PCB 板置于空气中时,其与外界环境通过上下表面对流换热实现热传递。

由牛顿冷却定律,可得对流换热的热阻为

$$R_t = \frac{1}{h_c A} \quad (3)$$

式中: A 为与热传递方向垂直的有效散热面积; h_c 为对流换热系数,自然对流时通常为 $1 \sim 10 \text{ W}/(\text{°C} \cdot \text{m}^2)$,本文计算中取 $h_c = 10 \text{ W}/(\text{°C} \cdot \text{m}^2)$ 。

为提高模块电源的散热效率,使对流换热充分发生,可以采取以下措施:

(1) 开放式电源模块可竖直放置,充分利用对流换热;

(2) 避免在 PCB 板上产生热斑且关键元件不过热,可通过热传导将热量分散开,充分利用对流换热面积;

(3) 当自然对流无法满足散热要求,需改为强迫对流。

2.2 PCB 板的热传导分析

本节通过对 PCB 板厚和板平面方向的导热系数的计算,讨论 PCB 板内部的热传导特性。

分析多层 PCB 板(绝缘层和铜层组成)的散热特性时,可将其看作一种具有各向异性的均一热传导率的材料,根据铜层、厚度及铜的覆盖率对 PCB

板建模。假设每一层铜层和每一层 FR4 层的厚度分别相同,为 δ_{Cu} 和 δ_F ,忽略上下表面的阻焊层,则由 N 层铜层组成的 PCB 板,其总厚度为

$$\delta_{pcb} = N \cdot \delta_{Cu} + (N-1) \delta_F \quad (4)$$

文献[16]给出了计算板平面方向导热系数 K_p 和板厚方向导热系数 K_n 的公式。

在板平面方向(p 方向),其导热系数为

$$K_p = \frac{\delta_{Cu} \cdot \sum_{j=1}^N K_j + (N-1) \cdot \delta_F \cdot K_F}{\delta_{pcb}} \quad (5)$$

在板厚度方向(n 方向),其导热系数为

$$K_n = \frac{\delta_{pcb}}{\delta_{Cu} \cdot \sum_{j=1}^N \frac{1}{K_j} + \frac{(N-1) \cdot \delta_F}{K_F}} \quad (6)$$

式中 K_j 为每层铜的导热系数,与各铜层的含铜量有关。可近似认为第 j 层铜层的导热系数为

$$K_j \cong \frac{A_j}{A_{pcb}} \cdot K_{Cu} \quad (7)$$

式中: A_j 为第 j 层铜层的敷铜面积; A_{pcb} 为第 j 层 PCB 板的总面积。

现假设 PCB 板的总厚度固定(1.6 mm)且铜层的含铜量均为 1。根据式(5,6),理论计算不同层数或铜厚的 PCB 板的导热系数,如表 2,3 所示。其中,铜的导热系数为: $380 \text{ W}/(\text{m} \cdot \text{K})$,FR4 的导热系数为: $0.3 \text{ W}/(\text{m} \cdot \text{K})$ 。

由表 2,3 可知,随 PCB 铜层数的增多或铜厚的增加,板平面方向的导热系数 K_p 明显增大;而

表 2 PCB 板厚方向导热系数 K_n

层数	铜厚		
	1 Oz	2 Oz	3 Oz
4 层	0.384	0.424	0.474
6 层	0.403	0.474	0.577
8 层	0.424	0.538	0.736

表 3 PCB 板平面方向导热系数 K_p

层数	铜厚		
	1 Oz	2 Oz	3 Oz
4 层	33.569	66.789	100.008
6 层	50.179	100.008	149.837
8 层	66.789	133.227	199.666

厚度方向的导热系数 K_n 虽然增大,但仍接近绝热材料。

因此,增加 PCB 铜层或铜厚,不仅可使电路的损耗降低,减少发热量,同时可很大程度提升 PCB 板平面方向的导热性能,利于散热。

2.3 过孔的散热特性

由表 2 可知,增加 PCB 铜层和厚度对板厚方向导热性能改善很小,无法充分利用 PCB 板表面的对流换热面积。而过孔在多层 PCB 板中不仅起电气连接作用,在发热元器件周围的连续过孔可以实现层与层之间的热连接,增加厚度方向的导热能力。

从散热角度分析,过孔内外层热阻并联,而外层铜的导热性能远优于内层,可得过孔的热阻^[17]

$$R_{L_via} \approx R_{L_outer} = \frac{1}{K_{Cu}} \cdot \frac{\delta_{pcb}}{\pi \left(\frac{d_2^2}{4} - \frac{d_1^2}{4} \right)} \quad (8)$$

式中: d_2 和 d_1 分别为过孔的外径和内径; K_{Cu} 为铜的导热系数; δ_{pcb} 为 PCB 板的总厚度。

对厚度为 1.6 mm 的 PCB 板上外径 23 mil,内径 15 mil(1 mil=0.025 4 mm)的过孔,根据式(8),计算得一个过孔的热阻为 27.334 °C/W,其导热能力有限。因此,对发热量较大的元器件,需集中放置多个过孔,增强导热能力。

3 模块电源的系统性优化流程

结合第 1、2 节的损耗及散热模型,综合分析影响满载、空载损耗及散热特性的因素,可得模块电源的系统性优化流程,如图 2 所示。

图示优化方法中,根据流程,如不满足空载或满载损耗(效率)指标,则对于损耗中所占比例较高的损耗优先进行优化,以此作为使用图 2 判断具体优化流程的标准。

图 2 所示所有方法中,改变频率或改变 MOS 管是影响满载效率和空载损耗的公共因素;改变 PCB 铜层或厚度同时影响满载效率和散热特性;PCB 的散热布局设计也会影响电源的正常工作。

4 损耗的分析与优化设计

4.1 电路设计及其损耗分布

下面结合一台开放式电源模块的设计指标(表 4),对优化方法进行具体分析并给出定量计算。因篇幅有限,只给出设计结果,如表 5 所示。

表 4 模块电源设计指标

Tab. 4 Design index of the module power supply

特性	设计指标
输入电压/V	18~36(额定 24)
输出电压/V	5
输出电流/A	0~30
效率/%	>85
空载损耗/W	3
最大温升/°C	60(自然冷却)
尺寸/(mm×mm×mm)	116×43×13

根据第 1 节的损耗模型,代入参数,可得该模块电源满载、空载时损耗分布如图 3、4 所示。

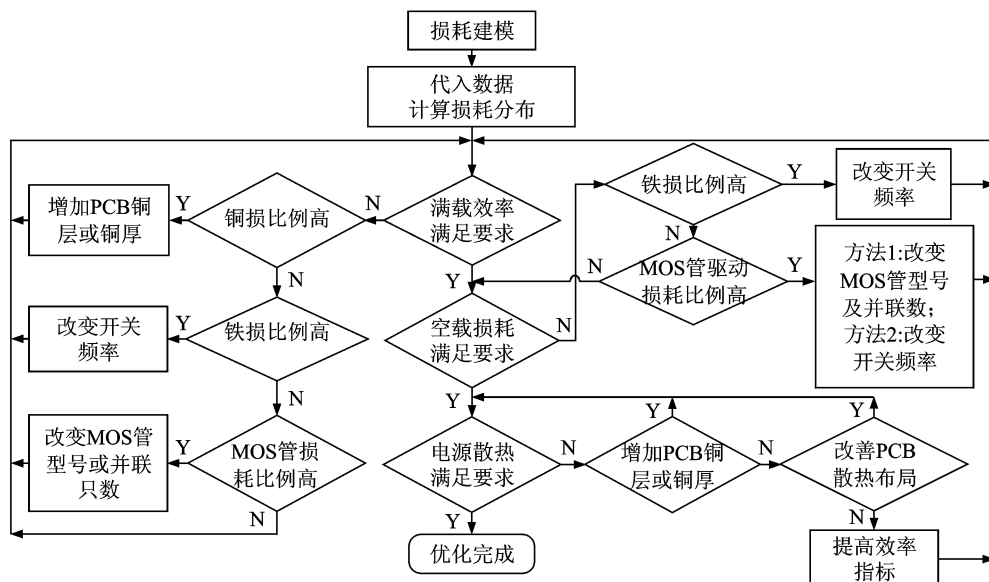


图 2 模块电源的优化流程

Fig. 2 Optimizing process of module power supply

表 5 模块电源设计结果

Tab. 5 Design results of module power supply

电路器件	设计结果
变压器,电感	NICERA 公司 FEIR-30/11 磁芯 NC-2H
主开关管	Infineon 公司 BSC159N10LSFG
箝位开关管	IR 公司 IRF6216
同步整流管	Infineon 公司 BSC027N04LSG

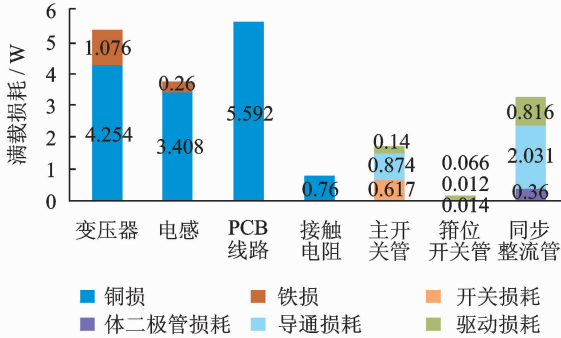


图 3 模块电源满载损耗分布图(1 Oz 铜厚)

Fig. 3 Full-load loss distribution (1 Oz Cu)

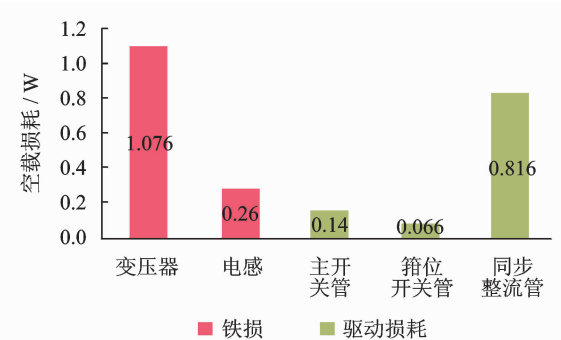


图 4 模块电源空载损耗分布图

Fig. 4 No-load loss distribution

由图 3 可见,满载损耗中,铜损和同步整流管损耗的比例最大;由图 4 可见,在空载损耗中,变压器铁损及同步整流管的驱动损耗所占比例最大。下面将从这几方面对该模块电源损耗特性进行优化并定量分析。

4.2 PCB 板对损耗的优化设计

由图 3 可见,电路阻性损耗比例最大,为提升满载效率首先需降低该损耗。将铜厚由 1 Oz 增至 3 Oz,得满载损耗分布如图 5 所示。

对比图 3,5,满载时铜损减小近 9 W。同时,损耗的降低将减轻散热压力。此外,由 2.2 节分析,铜厚的增加将增强板平面方向导热能力,提升散热效率。

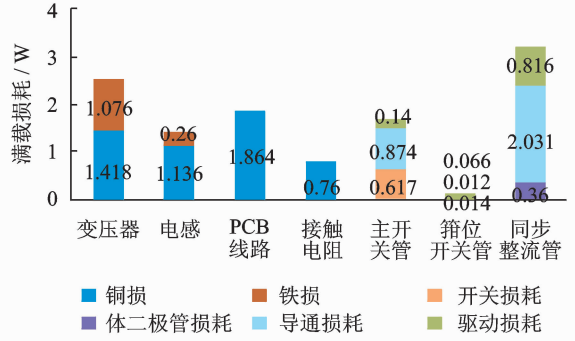


图 5 模块电源满载损耗分布图(3 Oz 铜厚)

Fig. 5 Full-load loss distribution (3 Oz Cu)

4.3 开关频率对损耗的优化设计

由第 1 节的损耗模型,随着开关频率的变化,电路空载、满载损耗都随之变化。借助 Mathcad 绘制该模块电源(3 Oz 铜厚)空载损耗、满载损耗及效率随频率变化曲线,分别如图 6,7 所示。

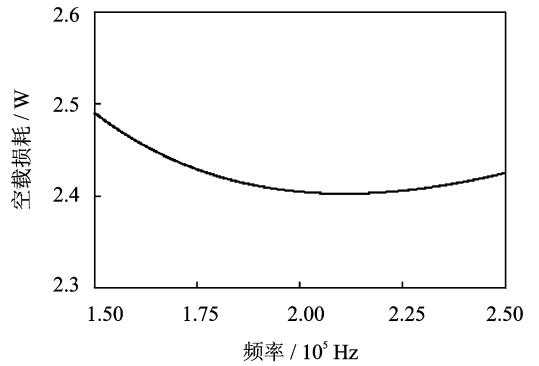


图 6 模块电源空载损耗随频率变化图

Fig. 6 No-load loss versus switching frequency

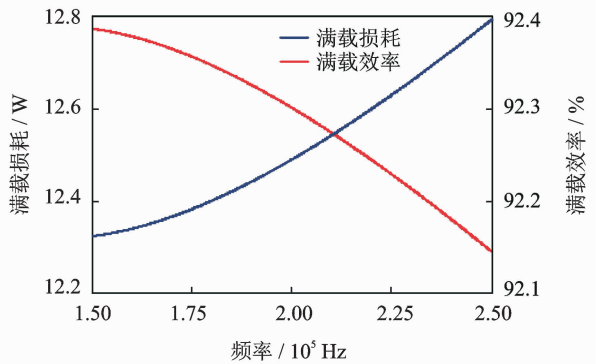


图 7 模块电源满载损耗随频率变化图

Fig. 7 Full-load loss versus switching frequency

图 6 中,空载损耗在 200 kHz 附近达最小值;由图 7 可见,满载损耗随频率升高单调上升。在图示频率范围,电源满载效率远高于 85% 的设计要求,因此空载损耗成为决定其频率选择的主要因素。

4.4 同步整流 MOS 管的并联优化设计

由图 4,5 可见,无论空载或满载,同步整流 MOS 管损耗都占极大比例。为降低 MOS 管导通损耗,常将其并联使用。已选 MOS 管 BSC027N04LSG 在同类产品中已十分出众,主要参数如表 6 所示。

表 6 BSC027N04LSG 的主要参数

Tab. 6 Main parameters of BSC027N04LSG

参数	数值
V_{DS}/V	40
I_D/A	100
Q_g/nC	85
$R_{ds(on)}$	2.3 m Ω @25 °C, 3.3 m Ω @100 °C
V_d/V	1.2

下面基于同步整流 MOS 管损耗模型,通过理论计算分析其并联优化设计,如表 7 所示。

表 7 同步整流 MOS 管并联个数对 MOS 管损耗的影响

Tab. 7 Loss variation based on the number of SR Mosfets

并联个数	1	2	3	4
空载损耗/W	0.408	0.816	1.224	1.632
满载损耗/W	4.83	3.207	2.938	3.007

由表 7 可见,并联 MOS 管可降低其导通损耗,但驱动损耗直线上升,当并联只数过多,满载效率将不升反降。因此,需综合考虑空载损耗、满载效率及器件成本,合理选择 MOS 管的并联只数。

5 散热的分析与优化设计

5.1 过孔个数的散热优化设计

由 2.3 节分析,单一过孔导热能力有限,对发热量较大的元器件,需设置足够的过孔;但随着过孔数增加,其对导热性能提升效果不断降低。因此,应优化设计过孔个数。

由图 5,同步整流 MOS 管发热最集中,平均每只 MOS 管损耗为 0.8 W。以该 MOS 管为例,结合 2.3 节分析的过孔(热阻 27.334 °C/W),理论计算过孔数对 PCB 顶层和底层间温差的影响,如表 8 所示。

表 8 过孔数对 PCB 顶层与底层温差的影响

Tab. 8 Temperature differences based on the number of via holes

过孔数	1	2	3	...	13	14	15	16
温差/°C	21.9	10.9	7.29	...	1.68	1.56	1.46	1.37

综合考虑导热性能及 PCB 板布局,为每只 MOS 管设置 15 个左右的过孔,可使顶层和底层温差小于 1.5 °C,有效提升散热效率。

5.2 敷铜面积的散热优化设计

如 2.1 节所述,应避免在 PCB 板上产生热斑且关键元器件不过热,在设置过孔增加导热的基础上,应在 PCB 顶层和底层尽可能大的连续区域内敷铜。

以发热量最集中的同步整流 MOS 管为例,其数据手册中给出,一只 MOS 管在 6 cm² 敷铜区域(单层 PCB,2 Oz 铜层)中的热阻为 50 °C/W。

假设敷铜面积内温度相同,且顶层和底层的有效散热面积相同。由于对流换热的热阻与散热面积成反比。因此,对于 A cm² 的敷铜区域,其热阻为

$$R_t = 50 \cdot \frac{6}{2 \cdot A} (\text{°C/W}) \quad (9)$$

假设允许每只 MOS 管温升为 60 °C,则 0.8 W 的损耗对应的热阻为 75 °C/W,由式(9)可求得所需敷铜面积为 2 cm²。

5.3 PCB 板层数的散热优化设计

由 2.2 节分析,PCB 铜层及厚度的增加可以明显改善其板平面方向的导热性能,提升散热效率。由于工艺限制,目前铜厚最大为 3 Oz。结合对现有全砖模块电源产品的分析,下面给出一种估算方法,对 PCB 板层数进行优化设计。

假设电路产生的所有热量都沿 PCB 板的宽度方向传递,从一端截面传导到另一端。对 3 Oz 铜厚的 PCB 板,改变其铜层数,分别计算电路满载损耗、PCB 板平面方向导热系数 K_p 、沿宽度方向导热热阻 R_j 、两截面温差 ΔT ,如表 9 所示。

表 9 PCB 层数优化设计参数计算

Tab. 9 Calculation of PCB layer optimization

层数	4	6	8	10	12
满载损耗/W	11.40	10.78	10.46	10.28	10.15
$K_p/(W \cdot (m \cdot K)^{-1})$	100.01	149.84	199.67	249.50	299.32
$R_j/(\text{°C} \cdot W^{-1})$	1.18	0.79	0.59	0.47	0.39
$\Delta T/°C$	13.43	8.48	6.18	4.86	3.99

比较现有模块电源产品,所选的两截面温差在 5 °C 以内时,其散热性能满足要求。因此,综合考虑成本等因素,由表 9 可知,该模块电源的 PCB 板设计为 10 层可以满足自然冷却的散热要求。

5.4 开放式电源模块的散热限额

由 2.1 节可知,自然冷却条件下,表面积一定

的开放式电源模块,其散热能力有限。结合现有产品,散热限额经验值如表 10 所示(温升 $40\text{ }^{\circ}\text{C}$)。若超过相应散热定额,则需要采取强迫风冷等方式改善散热。

表 10 开放式电源模块的散热限额总结(温升 $40\text{ }^{\circ}\text{C}$)

模块尺寸	全砖	半砖	1/4 砖	1/8 砖
散热定额	10.4	5.2	3.4	2.1

6 实验结果与分析

为验证理论分析,制作 $18\sim 36\text{ V}$ 输入 $5\text{ V}/150\text{ W}$ 输出的开放式电源模块,并测试在不同负载、频率、同步整流 MOS 管并联只数下的工作情况。

模块电源实物如图 8 所示,其铜厚为 3 Oz ,主 PCB 板为 4 层。图 9 为额定 24 V 输入,不同负载下的理论和实测效率曲线,根据优化后的损耗模型,两曲线在全负载范围内都比较相符,最大误差 0.6% 。实测满载效率超过 92% ;负载 12 A 时效率最高,可达 94.7% 。

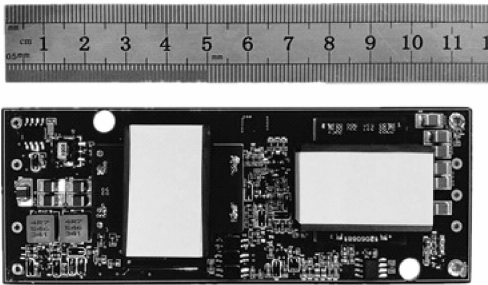


图 8 150 W 模块电源实物图

Fig. 8 Prototype of 150 W module power supply

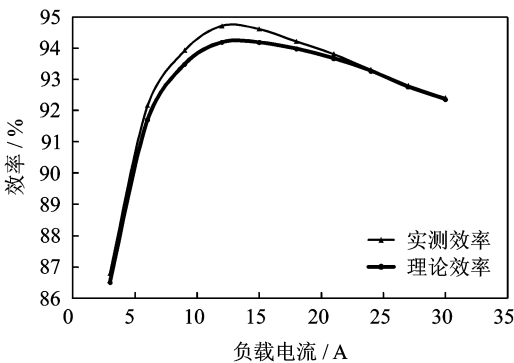


图 9 理论效率曲线与实测效率曲线比较

Fig. 9 Comparison between theoretical and practical efficiency curves

表 11 为改变频率情况下,实测电路空载损耗和满载效率数据。满载效率在表中频率范围内都远高于 85% 的设计要求;同时,空载损耗在 $175\sim 200\text{ kHz}$ 间达最小值,考虑 3 W 空载损耗要求,应将频率设在 $175\sim 200\text{ kHz}$ 之间,与 4.3 节分析结果一致。

表 12 为改变同步整流 MOS 管的并联只数,实测电路空载损耗和满载效率数据。实验时,在 PCB 板外部并联 MOS 管进行测量。当并联 MOS 管超过 3 只,满载效率不升反降,且空载损耗超出要求。因此,综合考虑空载、满载及散热要求,应选择两只同步整流 MOS 管并联,与 4.4 节分析结果一致。

表 11 实测改变频率对损耗特性的影响

Tab. 11 Practical loss characteristics based on frequency variation

频率/kHz	150	175	200	225	250
空载损耗/W	3.1	2.8	2.9	3.2	3.9
满载效率/%	92.57	92.5	92.44	92.24	92.02

表 12 实测同步整流 MOS 管并联个数对损耗特性的影响

Tab. 12 Practical loss variation based on the number of SR Mosfets

并联个数	1	2	3	4
空载损耗/W	1.3	2.9	4.7	6.4
满载效率/%	90.87	92.44	92.86	92.73

在自然冷却条件下,4 层板的模块电源满载时温升超过设计要求。增加其 PCB 板铜层数至 10 层后,满足设计要求,与 5.3 节理论分析一致。

7 结束语

本文基于有源钳位正激拓扑,对开放式电源模块的损耗模型进行优化,实现了损耗的精确预计。结合对损耗模型及满载效率、空载损耗、散热 3 项指标的综合分析,给出系统性优化思路。讨论 PCB 铜层对满载效率及散热,开关频率和同步整流 MOS 管的并联只数对满载效率及空载损耗的优化原则。此外,通过计算,分析过孔、敷铜面积、PCB 层数的散热优化设计。最后,制作 $18\sim 36\text{ V}$ 输入、 $5\text{ V}/150\text{ W}$ 输出的模块电源,实验验证对满载效率及空载损耗指标优化的理论分析。

参考文献:

[1] Lee F C, Xu Ming, Wang Shuo, et al. Design chal-

- lenges for distributed power systems [C]//Power Electronics and Motion Control Conference. Shanghai: IEEE, 2006:1-15.
- [2] 周志敏,周纪海,纪爱华. 高频开关电源设计与应用实例[M]. 北京:人民邮电出版社,2008.
Zhou Zhimin, Zhou Jihai, Ji Aihua. Design and application of high-frequency switching power supply [M]. Beijing: Posts and Telecom Press, 2008.
- [3] 林雯. 浅谈开关电源的技术发展趋势[J]. 通信电源技术,2008,25(6):79-80.
Lin Wen. Brief discussion on the development of switching mode power supply [J]. Telecom Power Technology, 2008,25(6):79-80.
- [4] Liang F, Wolf K E, Thottuvellil V J, et al. An evaluation of board-mounted power module packages [C]//Proceedings of IEEE Applied Power Electronics Conference and Exposition. Dallas, TX, USA: IEEE, 2002:112-118.
- [5] 周伊芯. 模块电源结构工艺实现方式探索[J]. 电子工艺,2011,32(1):28-30.
Zhou Yixin. Research of power module structure techniques[J]. Electronic Process Technology, 2011, 32(1):28-30.
- [6] 吴京文. DC/DC 模块电源的发展方向与标准化[J]. 电子质量,2003(3):104-105.
Wu Jingwen. The developing trend and standardization of the power supply for DC/DC module[J]. Electronics Quality, 2003(3):104-105.
- [7] 张霞. 基于有源箝位正激变换器的 VRM 效率研究 [D]. 秦皇岛:燕山大学,2010.
Zhang Xia. Research on efficiency for VRM based on active clamp forward converter [D]. Qinhuangdao: Yanshan University, 2010.
- [8] 何颖彦. 有源箝位正激电路研究[D]. 杭州:浙江大学,2005.
He Yingyan. Research on active clamp forward circuit[D]. Hangzhou: Zhejiang University, 2005.
- [9] Cobos J A, Garcia O, Uceda J, et al. Comparison of high efficiency low output voltage forward topologies [C]//Power Electronics Specialists Conference, 25th Annual IEEE. Taipei: IEEE, 1994:887-894.
- [10] Lee Byoung-Hee, Park Ki-Bum, Kim Chong-Eun, et al. No-load power reduction technique for AC/DC adapters [J]. IEEE Trans on Power Electronics, 2012,27(8):3685-3694.
- [11] Lee Byoung-Hee, Ryu Byoung-Woo, Choi Seong-Wook, et al. AC/DC notebook adapter with 22 mW no-load power consumption [C]//IEEE 8th International Conference on Power Electronics. Jeju: IEEE, 2011:468-473.
- [12] Liu Peisheng. Thermal simulation and analysis of intelligent power module (IPM) package [C]//Electronic Packaging Technology and High Density Packaging (ICEPT-HDP). Guilin: IEEE, 2012:556-559.
- [13] Wen S S, Liang Z X, Lee F C, et al. Thermal performance of a power electronics module made by thick-film planar interconnection of power devices [C]//Thermal and Thermomechanical Phenomena in Electronic Systems. San Diego, CA, USA: IEEE, 2002:1097-1101.
- [14] Raman A, Pindera M, Wilkerson P, et al. Multi-resolution simulation and design tool for thermal management of electronics packages in complex systems [C]//ITHERM '06, the Tenth Intersociety Conference. San Diego, CA: IEEE, 2006:697-704.
- [15] Chiriac V, Lee T Y T. Thermal evaluation of power amplifier modules and RF packages in a handheld communicator system [C]//Thermal and Thermomechanical Phenomena in Electronic Systems. Las Vegas, NV, USA: IEEE, 2004:557-563.
- [16] Shankaran G V, Singh R K. Selection of appropriate thermal model for printed circuit boards in CFD analysis [C]//ITHERM'06, the Tenth Intersociety Conference. San Diego, CA: IEEE, 2006:235-242.
- [17] 吉仕福. PCB 散热技术分析 [D]. 上海:上海交通大学,2006.
Ji Shifu. Thermal technology analysis of PCB [D]. Shanghai: Shanghai Jiao Tong University, 2006.