

电流模式可重构模拟信号处理电路

王友仁 祝鸣涛 崔江林 华姜媛媛

(南京航空航天大学自动化学院, 南京, 210016)

摘要:针对现有的可重构模拟电路存在功能有限、带宽小、灵活性不足等问题,设计了一种新的电流模式可重构模拟电路。设计了基于二代电流传输控制器的可重构模拟单元,能减小电路非线性失真,提高电路工作速度与抗干扰能力。设计了一种可编程开关数量较少的纵横交叉开关网络结构,提高了电路灵活性和高频性能。在 2×4 阵列结构上分别重构实现了四阶低通滤波器和模拟乘法器,实验结果表明所设计可重构模拟电路是有效的。

关键词:模拟信号处理;可重构模拟电路;电流模电路;可重构模拟单元;可编程开关网络

中图分类号:TN402

文献标识码:A

文章编号:1005-2615(2011)04-0532-06

Current-Mode Reconfigurable Analog Circuit for Analog Signal Processing

Wang Youren, Zhu Mingtao, Cui Jiang, Lin Hua, Jiang Yuanyuan

(College of Automation Engineering, Nanjing University of Aeronautics & Astronautics, Nanjing, 210016, China)

Abstract: There are problems of limited function, low operational speed and insufficient flexibility in the conventional reconfigurable analog circuits. A new current-mode reconfigurable analog circuit is proposed to solve them. The configurable analog block (CAB) based on second-generation current controlled conveyor (CCCII) is designed, which has the advantages of smaller nonlinear distortion, higher operational speed and better anti-interference ability. A new crossbar switch inter-connection network is developed, which can reduce the number of switches, and improve the flexibility and high frequency response of the reconfigurable analog circuit. The forth-order butterworth low-pass filter (LPF) and the analog multiplier are reconfigured with 2×4 reconfigurable analog circuit array. The experimental results show that the proposed reconfigurable analog circuit can effectively realize analog signal processing circuits of different functions through reconfiguration.

Key words: analog signal processing; reconfigurable analog circuit; current-mode circuit; configurable analog block; programmable switches network

随着电子技术的发展,电路系统的复杂度越来越大,更多应用领域要求电路具有良好的环境适应能力。可重构电路可以通过改变自身的结构来改变电路功能,以提高电子设备自适应能力,在工业自动化、无线传感器网络、集成传感器系统、智能机器人和航空航天测控系统等领域有广泛应用前景^[1-4]。

可重构电路包括模拟电路和数字电路。相对于数字可重构电路,模拟可重构电路研究起步较晚,

取得的成果也较少,而国内仅有少数单位开展了相关研究工作^[5-8]。国外在20世纪80年代开展了模拟可重构电路研究,先后出现了几种商业芯片和多种研究型芯片^[9-14]。其中代表性研究型芯片是细粒度的现场可编程晶体管阵列(Field programmable transistor array, FPTA)^[3,8-9],由于受到可重构电路规模的限制,FPTA仅能重构实现如放大器、比较器等简单的电路功能;商业型芯片以美国Lattice公司的ispPAC系列、Zetex公司的TRAC系列、

基金项目:国家自然科学基金(60871009)资助项目;航空科学基金(2009ZD52045)资助项目。

收稿日期:2010-03-25;修订日期:2011-02-21

通讯作者:王友仁,男,教授,博士生导师,1963年生,E-mail:wangyurac@nuaa.edu.cn。

Anadigm 公司的AN10E40 和AN20E40 等为代表。ispPAC 系列芯片采用了开关电容技术,系统带宽受到时钟和采样频率的限制。TRAC 系列芯片在使用时往往需要用户来提供外部电阻器和电容器,可实现的功能有限,使用范围受到了制约。AN20E40 的工作带宽最高可达 2 MHz。到目前为止,现有的可重构模拟器件大多基于传统的电压模式,容易受到极间电容和分布电阻等影响,工作速度和抗干扰性不高,所能实现的功能也有限,难以满足宽带、低电压、低功耗、高灵活度等应用需要^[5-7]。电流模电路具有高频特性好、低电压、低功耗、动态范围大等优点^[13,15],采用电流模技术开发可重构模拟电路是重要研究方向。

本文设计了一种新的电流模式可重构模拟电路,CAB 采用基于电流传输控制器的粗粒度结构,能克服电压模式电路的固有缺陷,提高电路性能。提出了一种新的纵横交叉开关网络结构,明显减少了可编程开关的数目,从而减小开关寄生效应^[11]对电路频率特性的影响。

1 电流模式可重构模拟电路设计

1.1 电流传输控制器结构

电流控制传输器CCCII 实现电路及符号如图1所示,其端口电流、电压的关系用矩阵方程表示为

$$\begin{bmatrix} I_y \\ V_x \\ I_{z+} \\ I_{z-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & R_x & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & -1 & 0 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ I_x \\ V_{z+} \\ V_{z-} \end{bmatrix} \quad (1)$$

式中: $R_x = \frac{V_T}{2I_B}$, $V_T \approx 26 \text{ mV}$ (室温下), R_x 由偏置电流 I_B 控制。

1.2 可编程电容和电阻阵列

(1) 可编程电容阵列

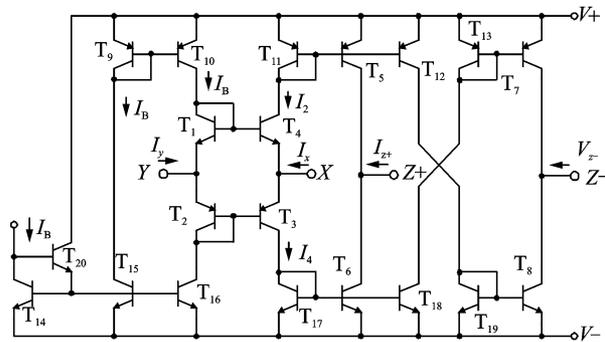
图2所示为5阶可编程电容阵列(Programmable capacity array, PCA),各电容值依次呈二倍递增。阵列中5组开关导通或闭合实现等效电容 C_w 的变化。设可编程开关近似理想,则等效电容表示为

$$C_w = \sum_{n=0}^4 b_n 2^n C_0 + C_{\text{par}} \quad (2)$$

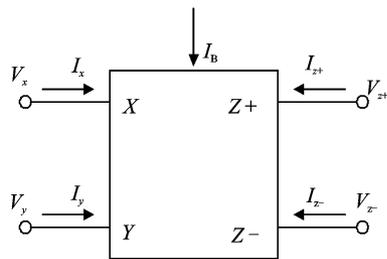
式中:寄生电容 C_{par} 值与 PCA 规模有关(为常数)。当开关 S_{cn} 闭合时, $b_n = 1$; 当 S_{cn} 断开时, $b_n = 0$ 。

(2) 可编程电阻阵列

图3所示为5阶可编程电阻阵列结构(Programmable resistance array, PRA),各电阻值依次呈二倍递增。由5组开关导通或闭合来调节等效电



(a) 原理电路



(b) 电路符号

图1 电流控制传输器 CCCII

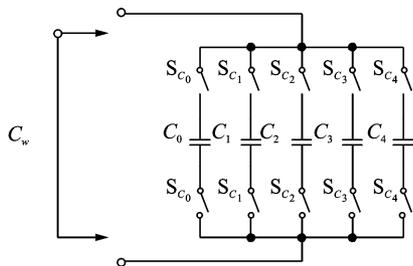


图2 可编程电容阵列

阻 R_w 。设可编程开关近似理想,则等效电阻满足以下表达式

$$\frac{1}{R_w} = \sum_{n=0}^4 b_n 2^n \left(\frac{1}{R_0} \right) \quad (3)$$

式中: R_0 为 PRA 基准电阻值。当开关 S_{cn} 闭合时, $b_n = 1$; 当 S_{cn} 断开时, $b_n = 0$ 。

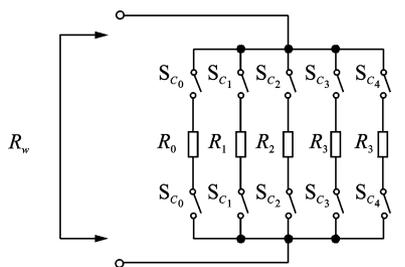


图3 可编程电阻阵列

1.3 可编程偏置恒流源

可编程偏置恒流源(Programmable bias con-

stant current, PBCC)如图4所示,它由启动电路 $M_{11} \sim M_{15}$ 管和核心电路 $M_1 \sim M_8$ 管组成。其中电阻 R_w 采用图3所示的6阶PRA结构,有 $R_w = \frac{R_0}{m}$, ($m = 1, \dots, 2^6 - 1$)。分析电路可得 $I_{D1} = I_{D2} = I_D = \frac{nV_T}{R_w} \ln K$,则该电路的输出电流为

$$I_B = NI_D = m \left(\frac{NnV_T}{R_0} \ln K \right) \quad (4)$$

式中: n 为工艺非理想因子(一般在 $1 \sim 2$ 之间); $K > 1$ 为 D_2 与 D_1 的发射极面积比; N 为PRA阶数。显然,输出电流 I_B 以热电压 V_T 为基准,而与电源电压无关。

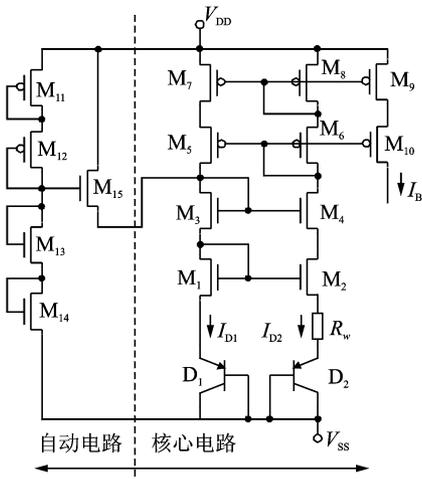


图4 可编程偏置恒流源

1.4 基于CCCII的可重构模拟单元

可重构模拟单元CAB是可重构模拟电路中的基本功能单元,具有加/减法、微/积分、放大等基本功能,利用多个CAB可实现复杂模拟信号处理功能。

(1) CAB结构设计

CAB组成如图5所示,它由电流控制传输器CCCII、可编程电阻阵列PRA、可编程电容阵列PCA、可编程偏置恒流源PBCC和可编程开关组成。通过开关 S_1, S_2, S_3 状态配置,CAB可实现放大器、积分器、微分器、一阶滤波器等电流信号处理功能。

(2) CAB参数设计

①对单个CAB电路进行配置需要19位控制字(PBCC:6位,PRA:5位,PCA:5位,开关:3位)。CAB参数配置信息储存在移位寄存器中,通过写寄存器对CAB参数进行设定。

②PBCC中的 R_w 为6阶PRA结构,基准电阻取 $R_0 = 27 \text{ k}\Omega$,根据式(3,4)可有:输出偏置电流的最

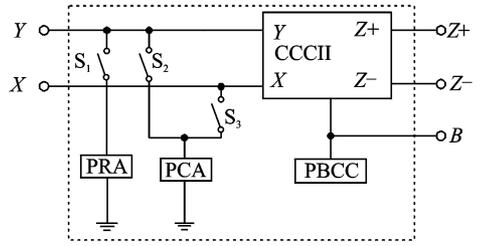


图5 可重构模拟单元CAB组成

小值为 $2 \mu\text{A}$,最大值为 $126 \mu\text{A}$,最小变化步长为 $2 \mu\text{A}$ 。

③CAB中PCA为5阶结构,基准电容 C_0 取 11.25 nF ,由式(2)可有:等效电容 C_w 的最小值为 11.25 nF ,最大值为 348.75 nF ,最小变化步长为 11.25 nF 。

④CAB中PRA为5阶结构,基准电阻 R_0 取 $10 \text{ k}\Omega$,由式(3)可有:等效电阻 R_w 的最小值为 323Ω ,最大值为 $10 \text{ k}\Omega$ 。

1.5 可重构互连网络

CAB之间互连关系对可重构模拟电路性能影响很大。设计互连网络结构时:首先要保证可重构电路的网络灵活性要求,同时要尽量减少互连结构对可编程开关的依赖,以避免开关寄生效应对电路性能的影响。

设计了一种新的纵横交叉开关网络结构, 4×2 CAB规模的模拟阵列网络互连结构如图6所示。

(1) 网络结构灵活度分析

为了便于分析,定义以下3个参数:

①通道宽度 W :以纵向辅助通道为界的左、右

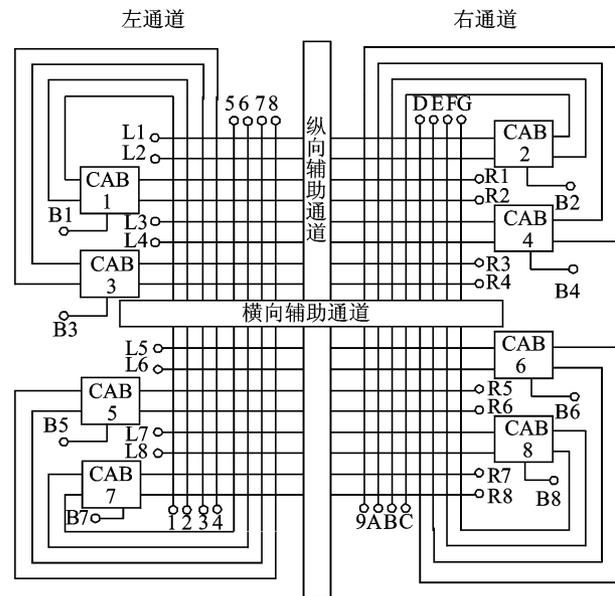


图6 可编程互连网络结构

单个通道所包含的导线条数。

②网络输入灵活度 F_h : 每个 CAB 输入引脚在左、右单个通道中可连接的导线数目。

③网络输出灵活度 F_v : 每个 CAB 输出引脚在左、右单个通道中可连接的导线数目。

从图 6 可看出,该网络结构左右对称。在 4×2 CAB 阵列的网络结构中,每个 CAB 单元共有 4 个引脚接入网络,其中 2 个位于 CAB 左侧的输入引脚,2 个位于 CAB 右侧的输出引脚。以左通道为例,4 个 CAB 就有 4×2 个输入和 4×2 输出引脚接入互连网络,并与右通道的 4 个 CAB 单元接入的 4×2 个输入引脚连线交叉互连,构成了一个完整的互连结构。根据参数定义,左通道的通道宽度 W 为 $24(4 \times 2 + 4 \times 2 + 4 \times 2)$,每个 CAB 的网络输入灵活度 F_h 为 $8(4 \times 2)$,每个 CAB 的网络输出灵活度 F_v 为 $16(4 \times 2 + 4 \times 2)$ 。

(2) 输入输出端口规则

该网络的所有互连结构并非都是合理的,某些连线可能会形成不符合物理定理或没有意义的电路结构,甚至导致电路损坏。为了保证输入输出端口属性和互连结构的合理性,定义了如下规则:

①端点 1~8 为电流信号输入端口,端点 9~G 为电流信号输出端口。

②同一个 CAB 的输入端口(如图 6 中的 1 和 2、L1 和 L2 导线)不能在非接地的情况下出现电路连通。同一个 CAB 的输出端口(如图 6 中的 9 和 A、R1 和 R2 导线)不能在非接地的情况下出现电路连通。

③每个 CAB 中 CCCII 的电流偏置端(如图 6 中的 B1、B2 端口)可作为电流信号的输入端。

(3) 配置数据长度分析

每个可编程开关状态需要 1 bit 配置位存储数据。以 $m \times 2$ ($m \geq 1$) CAB 阵列为例,每个 CAB 需配置位 19 bits,纵横辅助通道内均需要 m 条辅助导线,则整个电路所需的配置位长度 L 为

$$L = 25m^2 + 38m \quad (5)$$

通常来讲,所要实现的电路功能越复杂,则需要的 CAB 阵列规模就越大。在实际重构模拟电路功能时可根据电路功能的复杂度选取不同规模阵列。

2 应用实例及实验结果分析

为了验证和评估电流模式可重构模拟电路在通用模拟信号处理中的有效性,在 2×2 CAB 阵列上分别重构实现了可调谐四阶巴特沃斯电流型低通滤波器、电流型模拟乘法器。

2.1 应用实例设计

(1)可调谐四阶巴特沃斯电流型低通滤波器
滤波器是一种应用广泛的模拟信号处理电路,其种类很多,而巴特沃斯滤波器是最为常用的滤波器之一。

根据图 7(a)的电路原理及 CCCII 的端口特性有

$$\begin{cases} \frac{I_i - I_{o1} - I_{o2} - I_{o3} - I_o}{sC_1} = I_{o1}R_{x1} \\ \frac{I_{o1}}{sC_2} = I_{o2}R_{x2} \\ \frac{I_{o2}}{sC_3} = I_{o3}R_{x3} \\ \frac{I_{o3}}{sC_4} = I_oR_{x4} \end{cases} \quad (6)$$

令 $\tau_1 = R_{x1}C_1, \tau_2 = R_{x2}C_2, \tau_3 = R_{x3}C_3, \tau_4 = R_{x4}C_4$, 可得该滤波器的传递函数为

$$\frac{I_o}{I_i} = \frac{1}{\tau_1\tau_2\tau_3\tau_4s^4 + \tau_2\tau_3\tau_4s^3 + \tau_3\tau_4s^2 + \tau_4s + 1} \quad (7)$$

结合四阶巴特沃斯低通滤波器的归一化多项式 $D(s) = s^4 + 2.6131s^3 + 3.4142s^2 + 2.6131s + 1$, 可得: $\tau_1 = 0.3827, \tau_2 = 0.7654, \tau_3 = 1.3066, \tau_4 = 2.6131$ 。

根据式 (6) 和式 (1), 且有 PCA: $11.25 \sim 348.75$ nF, PBCC: $2 \sim 126$ μ A 的调节范围, 可知该滤波器的 3 dB 截止频率理论可调范围为: 26.9 Hz \sim 359 kHz。

(2) 电流型模拟乘法器

模拟乘法器是实现两个模拟信号相乘运算的电路,可用于乘法、除法、乘方和开方等模拟运算,广泛用于信息传输系统作为调幅、解调、混频、鉴相和自动增益控制电路。

根据图 8(a)的电路原理及 CCCII 的端口特性, 可得模拟乘法器的输出为

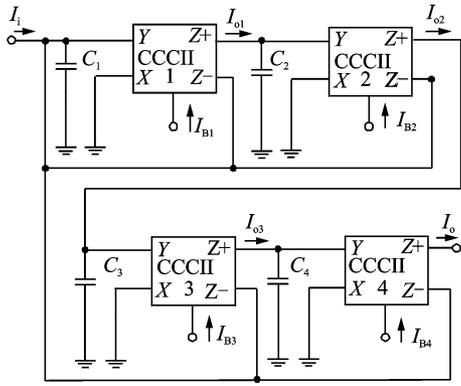
$$\begin{aligned} I_o &= I_{Z1} - I_{Z2} = I_1 \left(\frac{R_{x2}}{R_{x1}} - 1 \right) = \\ &I_1 \left(1 + \frac{I_2}{I_B} - 1 \right) = \frac{I_1 I_2}{I_B} = K I_1 I_2 \quad (8) \end{aligned}$$

式中: R_{x1}, R_{x2} 分别为 CCCII1 和 CCCII2 的 X 端等效阻抗; K 为乘法器的增益系数。

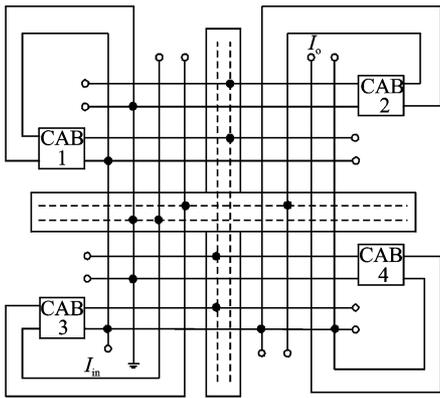
根据式 (3), 且有 PBCC: $2 \sim 126$ μ A 的调节范围, 可得该乘法器增益 K 理论可调范围为: $7.9 \times 10^3 \text{ A}^{-1} \leq K \leq 5 \times 10^5 \text{ A}^{-1}$ 。

2.2 仿真实验及结果分析

利用 PSPICE 仿真软件搭建了 2×4 CAB 阵列

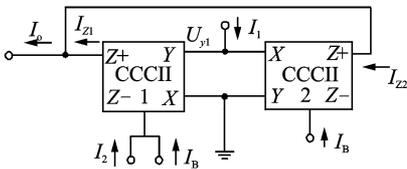


(a) 原理电路

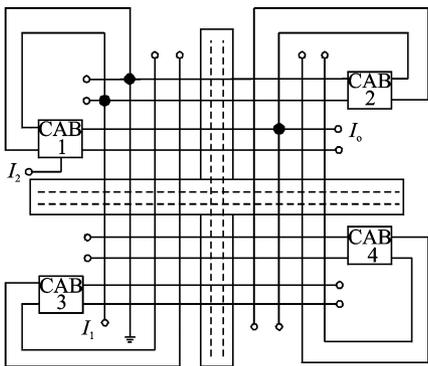


(b) 网络布局

图7 2×2 CAB阵列结构重构实现四阶低通滤波器



(a) 原理电路



(b) 网络布局

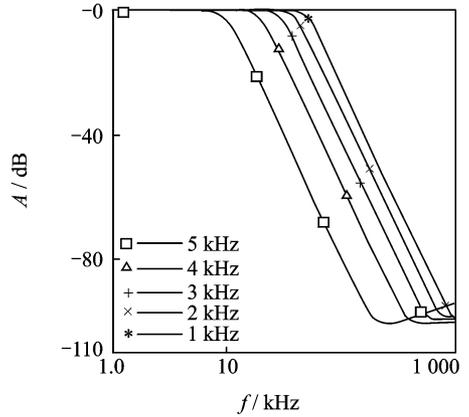
图8 2×2 CAB阵列结构重构实现模拟乘法器

的可重构模拟电路的晶体管级仿真模型。CCCII中采用了型号为Q2N722, Q2N696的PNP和NPN晶体管模型参数;可编程恒流源采用了

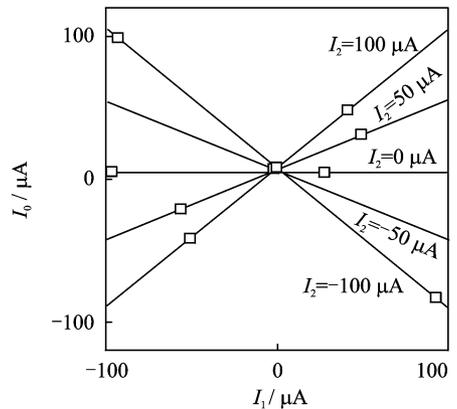
HP0.5 μm CMOS^[13]工艺参数;仿真电路中可编程开关采用压控开关模型模拟,当控制电压小于0.8 V时开关断开,断开电阻为10¹⁰ Ω;当控制电压大于3.3 V时开关闭合,闭合电阻为0.1 Ω。

(1)可调谐四阶巴特沃斯电流型低通滤波器仿真及结果分析

图9(a)为所重构滤波器幅频响应特性,给出了截止频率10~50 kHz的调节输出。分析结果如下:



(a) 可调谐四阶巴特沃斯低通滤波器幅频响应



(b) 乘法器传输特性

图9 电路仿真结果

① 3 dB 截止频率调节范围为 26 Hz ~ 360.3 kHz,与预期调节范围符合较好。

②因PBCC,PCA实际配置与理论设计之间的偏差以及压控开关模型非理想特性影响,使得3 dB截止频率实际值与理论值之间存在一定的误差,最大相对误差为3.1%。

③滤波器增益衰减为79.27 dB/十倍频,与四阶巴特沃斯低通滤波器理论衰减减80 dB/十倍频基本一致。

(2)电流型模拟乘法器仿真及结果分析

仿真实验中取输入电流 I_1, I_2 变化范围均为: $-100 \sim 100 \mu A$ 。进行了 I_1 对 I_2 的通用参数扫描分析,步长为 $50 \mu A$ 。得到乘法器传输特性如图

9(b)所示。

乘法器精度通常用非线性误差(实际特性曲线偏离线性传输特性的最大值)来表示,可计算得该乘法器的最大非线性误差小于1%。

(3)整体阵列结构特性分析

对整个阵列中总可编程开关数量和重构实现相同电路功能时所需要的开关数量进行了分析,并与已有的典型设计方案^[10]进行对比,仿真结果分析见表1。可看出,本文设计在提高电路灵活性的同时也明显减少了可编程开关数量约50%。

本文设计方案除了能实现放大器、滤波器、加法器和积分器等基本功能外^[10],还能实现乘法器、压控振荡器和幅度调制器等模拟信号运算,能够通过灵活重构来构成各种常用的模拟信号处理电路。

表1 两种不同结构开关开销对比

设计方案	阵列规模	阵列中可编程开关总数 S_t /个	实现四阶低通滤波器开关开销数 S_a /个	可编程开关开销率 S_a/S_t /%
本文	4×2	552	14	2.5
文献[10]	4×2	844	36	4.2

3 结束语

本文设计了一种电流模式可重构模拟电路。设计了基于二代电流控制传输器的可重构模拟单元,提高了设计电路性能,例如重构实现的模拟乘法器非线性误差小于1%。为了减小开关寄生效应对电路频响特性的影响,提出了一种纵横交叉式开关网络结构,兼顾了较好的电路灵活性和较少的可编程开关数量,也改善了电路性能,例如重构实现的四阶巴特沃斯低通滤波器幅频特性最大相对误差为3.1%。

在一定的电路规模下,通过在线配置重构实现了放大器、加法器、乘法器、积分器和有源滤波器等模拟信号处理电路,限于篇幅,此处只给出了两个典型的重构应用实例。

参考文献:

[1] Stoica A, Kevmeulen D, Mojarradi M, et al. Progress in the development of field programmable analog arrays for space applications [C]//IEEE Aerospace Conference. USA:Big Sky, 2008:1-9.
 [2] Gyrok G. The FPAA realization of analog robust electronic circuit [C]//IEEE International Conference on Computational Cybernetics. Spain: Palma de Mallorca, 2009: 179-183.

[3] Adrian S, Didier K, Tughrul A, et al. Circuit self-recovery experiments in extreme environments[C]//Proceedings of the 2004 NASA/DoD Conference on Evolutionary Hardware. Washington:[s. n.], 2004: 142-145.
 [4] Jun G, George G. Real-time analysis of transient stability using reconfigurable analog VLSI[J]. IEEE Transactions on Power Systems, 2003,38(5): 1207-1209.
 [5] 马伟伟,王友仁,石玉. 基于跨导运算放大器OTA的可重构模拟电路及应用设计[J]. 电子与信息学报, 2009,31(7):1775-1778.
 [6] 王友仁,祝鸣涛,崔江. 面向多功能模拟信号处理的可重构模拟阵列研究[J]. 仪器仪表学报, 2010,31(6):1269-1275.
 [7] 周萍,景新幸,刘卓. 基于现场可编程模拟阵列FPAA的音频均衡器设计[J]. 电子学报, 2009,367(1):212-215.
 [8] 王友仁,崔坚,朱开阳,等. 仿生物态模拟型硬件理论与关键技术研究[J]. 南京航空航天大学学报, 2004, 36(5):595-599.
 [9] Wang Youren, Zhang Zhiqiang, Cui Jiang. The architecture and circuital implementation scheme of a new cell neural network for analog signal processing [J]. Journal of Universal Computer Science, 2007, 13(9):1344-1353.
 [10] Becker J, Henrici F, Trendelenburg S, et al. A field-programmable analog array of 55 digitally tunable OTAs in a hexagonal lattice [J]. IEEE Journal of Solid-State Circuits, 2008, 43(12):2759-2768.
 [11] Twigg C M, Gray J D, Hasler P E. Programmable floating gate FPAA switches are not dead weight [C]//2007 IEEE International Symposium on Circuits and Systems. USA:New Orleans, 2007:169-172.
 [12] Giama T, Ebenal A. Programmable hardware and the new analog capacity [C]//The Second International Conference on Systems and Networks Communications. France: Riviera, 2007:118-123.
 [13] Souliotis G, Chrisanthopoulos A, Haritantis I. Current differential amplifiers; new circuits and applications [J]. International Journal of Circuit Theory and Applications, 2001(29):553-574.
 [14] Luo J, Bernstein J B, Tuchman, J A. A high performance radiation-hard field programmable analog array[C]//Proceedings of the 5th International Symposium on Quality Electronic Design. California: San Jose, 2004: 522-527.
 [15] 王友仁,祝鸣涛,任普华,等. 面向多功能模拟信号处理的开关电流型可重构模拟电路研究[J]. 电子学报, 2011,39(5):1047-1052.