

一种考虑温度影响的 SiC JFET 的数据驱动模型

朱萍 王莉 阮立刚

(南京航空航天大学自动化学院, 南京, 210016)

摘要:提出了基于数据驱动建模思想建立考虑温度影响的常断型 SiC JFET 器件模型的方法,解决了目前物理建模方法应用于功率半导体器件建模过程中器件自身结构、材料等参数获取困难的问题。根据常断型 SiC JFET 器件手册的图表信息并结合部分实测数据,在 Saber 软件中建立其热电耦合模型。通过对其静态特性和动态特性的仿真和实验研究,验证了考虑温度影响的常断型 SiC JFET 数据驱动模型的准确性。该数据驱动建模方法可以推广应用于其他功率半导体器件如功率 SiC MOSFETs 和 GaN FETs 等的建模。

关键词:电力电子与电力传动;数据驱动模型;碳化硅;温度影响

中图分类号: TN386.6

文献标志码: A

文章编号: 1005-2615(2014)01-0150-09

Data Driven Model for SiC JFET with Thermal Effects

Zhu Ping, Wang Li, Ruan Ligang

(College of Automation Engineering, Nanjing University of Aeronautics & Astronautics, Nanjing, 210016, China)

Abstract: A data driven model with thermal effects is proposed for normally-off SiC JFET. The novel features of the model are that the modeling method saves the trouble of obtaining the physical parameters and takes the temperature of SiC JFET into account. These are particularly important because the device's physical parameters on materials and dimensions are hard to obtain and temperature affects the other major parameters. The model is implemented in Saber software based on the characteristics of the datasheet and the test data. Both simulation and experiment tests are carried out for the research of static characteristics and switching characteristics, which verify the accuracy of the model. Besides, the method of data driven modeling can also be applied to other modern power devices, e. g. SiC MOSFETs, GaN FETs, etc.

Key words: power electronics and power drives; data driven model; silicon carbide(SiC); temperature effect

SiC 作为第三代半导体材料,可以满足现代电子技术对高温、高功率、高压等恶劣条件的新要求,是半导体材料领域最有潜力的材料之一^[1-2]。其中 SiC JFET 是当前发展最成熟的 SiC 全控器件之一,并且关于 SiC JFET 的建模、测试已经成为当今的研究热点。

目前 Saber, Matlab 等电路仿真软件所提供的 JFET 仿真模型均仅针对常通型 JFET,缺少常断型 JFET 的仿真模型。法国里昂国立应用科学院

的 R Mousa 等人利用物理模型与行为模型结合的方式建立了常通型 SiC JFET 模型,能准确反映器件电气特性以及温度的影响^[3]。美国 SemiSouth 公司、加洛林纳大学、法国利昂大学等开展了考虑温度影响的常断型 SiC JFET 物理模型的研究^[4-5]。中国浙江大学的盛况等人针对 SiC LJFET 建立了包含直流和交流特性的物理模型,能够准确反映器件在室温和高达 300 °C 环境下的特性^[6]。但以上的建模方法需要较多与器件自身半导体结

基金项目:国家自然科学基金(51277093)资助项目。

收稿日期: 2013-10-15; **修订日期:** 2013-12-20

通信作者: 王莉,女,教授,博士生导师, E-mail: liwang@nuaa.edu.cn。

构尺寸、材料性质相关的参数,如沟道宽度、耗尽层宽度、载流子迁移率等,而现有的公开文献都是利用该器件做的具体应用,缺少对器件本身结构和特性参数详细分析的文献,应用研究者通常难以得到 SiC JFET 的具体物理参数,无法利用物理建模方法建模。

因此,本文提出选择另一种建模方式——数据驱动建模(Data driven modeling)建立常断型 SiC JFET 考虑温度影响的仿真模型。该建模方法在电子器件建模和系统分析等领域都有较好的应用价值^[7-8],并且适用于 Saber, Matlab 等常用仿真软件。

本文选择由美国 SemiSouth 实验室的常断型 SiC JFET SJEP120R063 作为建模研究对象。文中首先简要分析了该器件的特性,然后基于数据驱动建模思想在 Saber 软件中建立了常断型 SiC JFET 器件考虑温度特性的热电耦合模型。最后,通过静态特性和动态特性的仿真和实验,验证了所提出的建模方法的可行性及所建模型的可用性、准确性。

分析动态特性的验证结果发现在漏源极电流 ≤ 12 A 的条件下,该 SiC JFET 的开关损耗不大且随结温的上升而增大,但增加幅度较小。可见,该器件在允许工作温度范围内使用时具有较好的高温稳定性,适合应用于高频开关场合。

1 SiC JFET 电气特性简介

SiC JFET 的导通电阻仅为 Si MOSFET 的 $1/20 \sim 1/30$,无寄生体二极管,此外主要还有如下优点:低导通电阻;没有电流拖尾现象;低寄生电容;正温度系数;与现有封装兼容^[9]。

以 SiC JFET SJEP120R063 为例,其特性曲线与 MOSFET 的特性曲线基本类似,但也存在部分区别:

- (1) 静态驱动仍存在栅极电流;
- (2) 不存在体二极管;
- (3) 驱动电压降低,开启电压为 1 V(25 °C 时), 2.5 V 即可保证完全导通;
- (4) 极间电容相比 MOSFET 较小,约为其 $1/5$ 。

SemiSouth 实验室的 SiC JFET 基于其独特的垂直沟道结构,通常称为 VJFET。这种设计使得器件中没有横向电流,可以得到非常高的电流密度。图 1(a)是常断型 SiC JFET SJEP120R063 的沟道截面图,其电气等效模型如图 1(b)所示。该

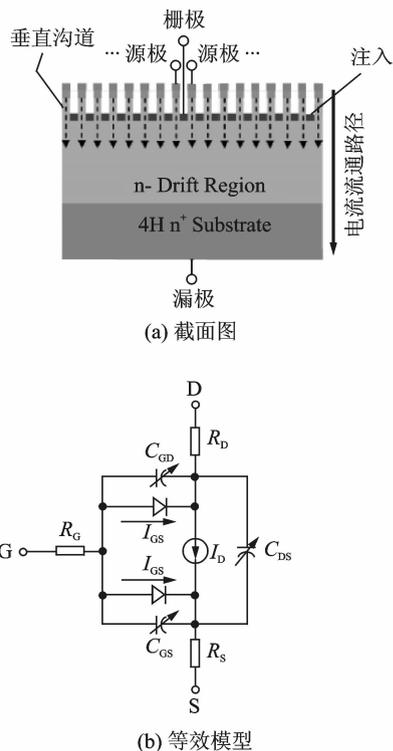


图 1 SemiSouth 实验室 VJFET 的截面图和等效模型^[9]

Fig. 1 Cross-section and schematic model of SemiSouth's VJFET^[9]

结构使得功率管不需要加反向偏置电压即可保证可靠关断,即常断型 SiC JFET。该器件适用于高压、高频、高功率的场合^[3]。

2 SiC JFET 器件建模的思想

由于常断型 SiC JFET 与 Si JFET, MOSFET 等特性存在较大差异,并且现有公开文献中的物理建模方法需要大量的物理结构参数,而应用研究者通常可以较为方便得到的数据仅有器件手册提供的参数和实验数据,因而无法进行较为准确的物理建模。因此,本文选择数据驱动建模方法,考虑温度对器件特性的影响,建立常断型 SiC JFET 的热电耦合模型,并且该建模方法具有普遍适用性,适用于多款常用仿真软件(Saber, Matlab 等)。

数据驱动建模方法的主要思想是利用大量数据获取其中规律性的信息并分析相应变量间的关系,从而建立反映器件或系统实际特性的模型。

利用器件手册提供的参数对常断型 SiC JFET 建模时需要考虑的特性曲线主要分为两类,即静态特性曲线和动态特性曲线。静态特性主要包括不同结温下的输出特性、转移特性、栅极电流特性、断态漏电流特性;动态特性主要包括栅源电容特性、

栅漏电容特性和漏源电容特性。以上每个特性均可以利用数据驱动方法分别建模。

2.1 考虑温度的电气模型的建模思想

考虑温度影响的电气模型建立时,取 Semi-South 实验室提供的结温分别为 25,100 和 150 °C 时的各特性曲线,基于数据驱动建模思想建立器件的电气模型。

电气模型的建模工作可分为 5 个部分:

(1) 输出特性 $I_{DS} = f(V_{DS}) |_{V_{GS}}$ 建模,器件结温 T_j 分别是 25,100 和 150 °C;根据手册中一定结温下的三维图表,建立输出电流 I_{DS} 与 V_{GS} 和 V_{DS} 的关系,模型的输入参数为 V_{GS} 和 T_j ,输出参数为 I_{DS} 和 V_{DS} 。建立输出特性模型时还可以根据转移特性曲线及导通电阻与器件结温、漏极电流的关系曲线补充数据,以完善输出特性模型的建立。

(2) 栅极电流 $I_{GS} = f(V_{GS})$ 建模,器件结温 T_j 分别是 25 和 150 °C;模型建立时利用器件手册提供的一定结温下的二维图表,将模型等效为压控电流源,结温 T_j 作为输入参数, I_{GS} 和 V_{GS} 作为输出参数连接在栅极和源极端口之间。

(3) 极间电容 $C_{GS} = f_1(V_{DS})$, $C_{GD} = f_2(V_{DS})$, $C_{DS} = f_3(V_{DS})$ 建模

$$\begin{aligned} C_{iss} &= C_{GS} + C_{GD} \\ C_{oss} &= C_{GD} + C_{DS} \\ C_{rss} &= C_{GD} \end{aligned} \quad (1)$$

极间电容与器件的结温无关,可利用数据手册提供的输入电容 C_{iss} 、输出电容 C_{oss} 和反馈电容 C_{rss} 。由式(1)计算可得到极间电容 C_{GS} , C_{GD} 和 C_{DS} 的特性曲线。将各极间电容视为压控电容,分别跨接在栅源极、栅漏极和漏源极之间。

(4) 断态漏电流 $I_{DS} = f(V_{DS}) |_{V_{GS}=0}$ 建模,器件结温 T_j 分别是 25,100 和 150 °C;与输出特性建模思想相似,利用器件手册提供的一定结温下的二维图表信息,建立一定结温下,输出电流 I_{DS} 与电压 V_{DS} 的关系,输入参数为 T_j ,输出参数为 I_{DS} 和 V_{DS} ,并将模型等效为压控电流源,连接在漏源极两端。

将各分立模型等电位的端口相互连接,形成参数间相互关联的包含温度影响的电气模型。

2.2 热电耦合模型的建模思想

假设器件产生的热量仅以热传导的形式传递,忽略热对流和热辐射的影响,则存在

$$\Delta T = P \times R_{th(jc)} \quad (2)$$

式中: ΔT 为器件的温升; P 为器件的功耗; $R_{th(jc)}$ 为器件的结-壳热阻。

$$T_j = T_c + \Delta T = T_c + P \times R_{th(jc)} \quad (3)$$

式中: T_j 为器件的结心温度(简称结温); T_c 为器件的外壳温度(简称壳温)。

由式(3)可知,功率开关器件的温升与散热情况、器件功耗及器件本身的热阻特性有关,器件的瞬态结温可由壳温与瞬态温升相加得到。

而由上文可知,器件的部分电气特性受到结温影响,可见器件的结温和电气特性之间是相互制约的。因此,需要利用器件手册提供的瞬态热阻曲线建立能够反映器件热特性的热路模型,再将所建的热路模型与电气模型进行耦合,才能建立出能较准确反映常断型 SiC JFET 真实特性的热电耦合模型。

电气模型和热路模型进行耦合时,将热路模型输出的瞬态结温作为电气模型的输入参数,分别作用到输出特性、栅极电流特性和断态漏电流特性;同时,根据式(3)描述的参数关系,将电气模型漏源极的功率作用到热路模型产生结温形成闭环,如图 2 所示。此时电气模型和热路模型各参数间相互影响,从而实现了电气模型和热路模型的耦合,建立了包含温度的常断型 SiC JFET 器件的仿真模型。

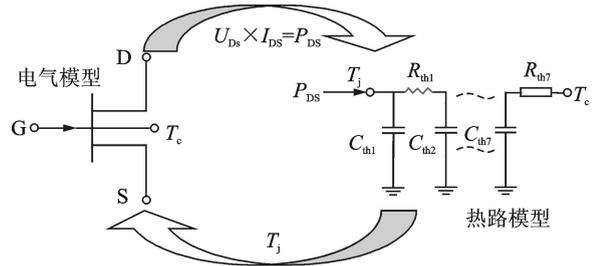


图 2 热电耦合模型建立示意图

Fig. 2 Modeling of thermo-electric coupling model

3 SiC JFET 器件模型的建立与验证

3.1 SiC JFET 器件的建模过程

(1) 在 Saber 软件中,利用相关工具完成 SiC JFET 的器件符号、模块图形的建立、“Table Look-Up(TLU)”建模和器件内部电路的建立。所建电气模型如图 3 所示,该模型的输入端口分别为栅极(G)、漏极(D)、源极(S)和器件结温(Temp)。建立器件的主要特性模块时可以根据器件手册提供的特性曲线采用曲线拟合的方式实现,此外也可辅以实测数据加以修正。

(2) 利用 Saber 软件中的“Thermal Impedance Tool”建立符合器件热特性的热路模型。基于图 2 所示的热路模型,对 SJEP120R063 器件手册中提

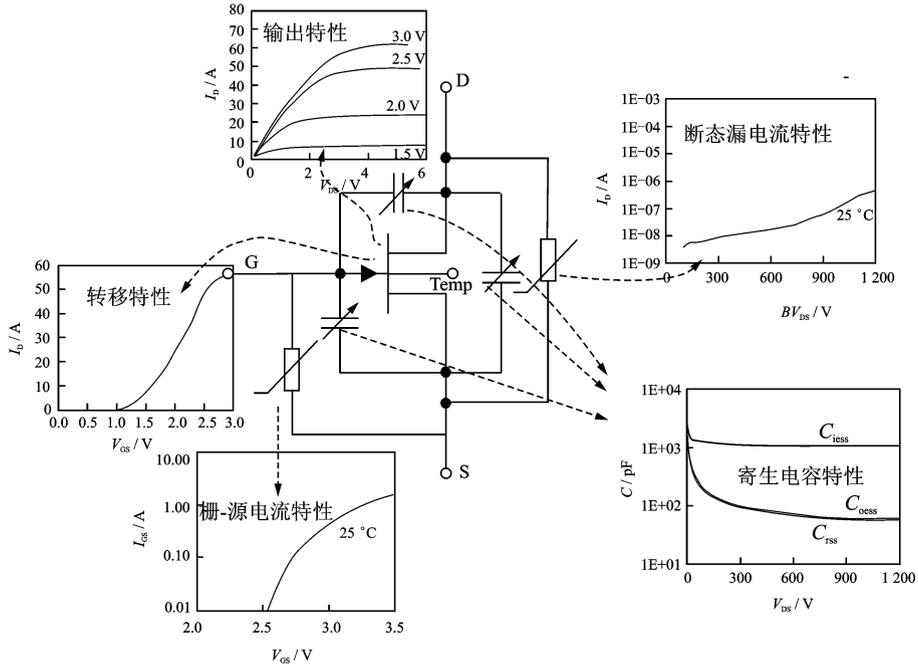


图 3 Saber 软件中建立 SiC JFET 电气模型

Fig. 3 Electrical model for SiC JFET in Saber software

供的瞬态热阻抗曲线进行拟合。

(3)在电气模型和热模型的基础上利用 Saber-Sketch 建立 SiC JFET 的热电耦合模型,该模型的输入端口分别为栅极、漏极、源极和器件壳温,如图 4 所示。

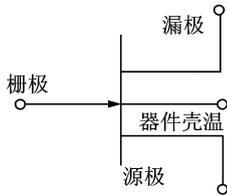


图 4 包含温度特性的 SiC JFET 热电耦合模型

Fig. 4 Thermo-electrical coupling mode for SiC JFET

3.2 SiC JFET 模型的验证

为了验证利用数据驱动建模方法建立的常断型 SiC JFET 模型的准确性、快速性和可用性,下文根据不同的验证电路对其主要特性进行了验证和说明。

3.2.1 电气模型静态特性的验证($T_j = 25\text{ }^\circ\text{C}$)

SiC JFET 电气模型的验证电路如图 5 所示,根据该电路验证其主要静态特性(输出特性、转移特性、栅极电流特性以及断态漏电流特性)。

在 Saber 软件中仿真验证时,设置结温 $T_j = 25\text{ }^\circ\text{C}$;实验验证时保持环境温度为 $25\text{ }^\circ\text{C}$,为了减小器件结温增加对参数的影响,测试时应尽量减小

导通时间,保证快速地开通和关断,从而保证器件结温为 $25\text{ }^\circ\text{C}$ 。

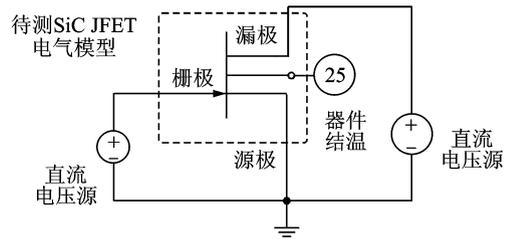


图 5 SiC JFET 电气模型静态特性验证电路

Fig. 5 Static characteristic test circuit for SiC JFET electrical model

仿真结果和器件实际测试结果如图 6 所示。

从图 6 的仿真和实验结果可以看出,仿真波形与器件手册提供的波形能够较好地吻合,实验值与器件手册中的数据存在一定偏差。以输出特性为例,同一驱动电压下,当漏源极电压 V_{DS} 较小时,漏极电流 I_D 随着 V_{DS} 的增加而线性增加,此时器件工作在可变电阻区;当 V_{DS} 达到一定值后 I_D 增加减缓,器件工作进入饱和区;实验中继续增大 V_{DS} , I_D 出现轻微的下降,该现象的发生可能是由于实际测试时器件导通损耗的增大导致结温升高,对输出特性造成影响,使得同一驱动电压下饱和电流 I_D 减小,因而实验数据与器件手册的理想波形存在一定的偏差。当然,由于器件本身实际特性与手

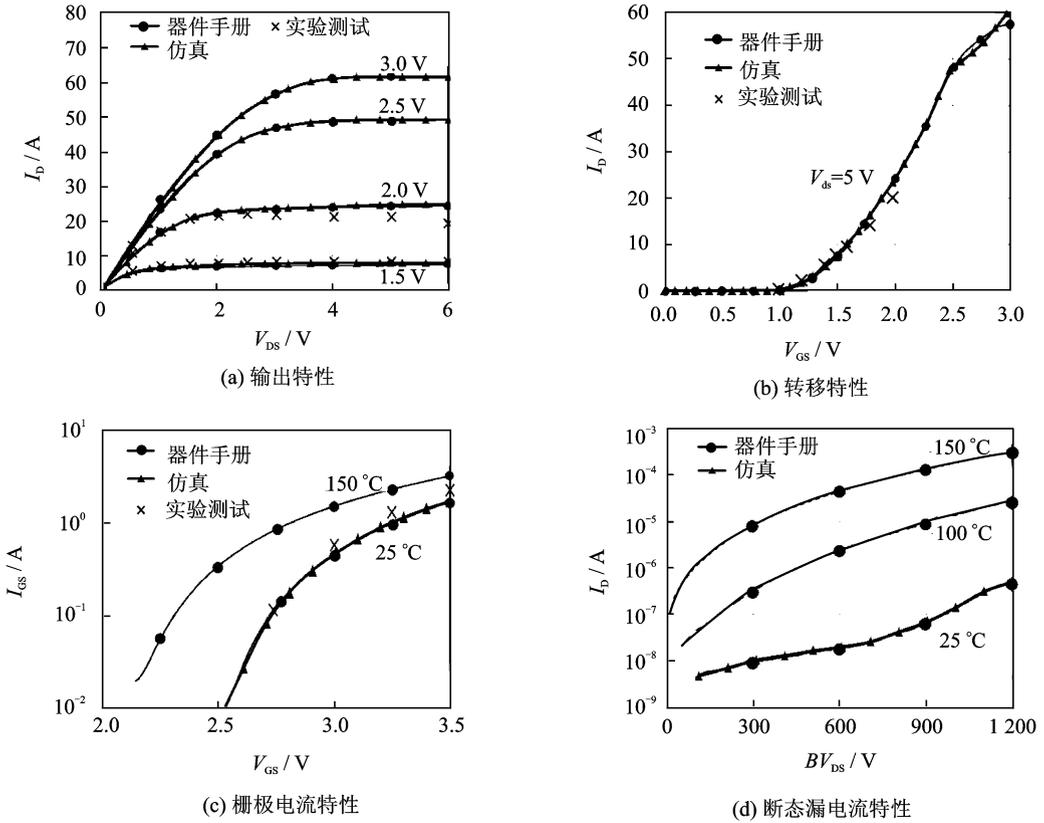


图6 器件特性仿真和实验验证结果

Fig. 6 Static characteristics of electrical model by tests and simulation

册提供参数之间差别的必然性,实际测试值与理论参数之间也会存在一定区别。

3.2.2 热路模型的验证

对3.1节中所建的热路模型,注入1W的功率流,仿真验证该模型的准确性。表1为2.2节中SJEP120R063热路模型拟合所得的参数。

表1 SJEP120R063热路模型参数

Tab. 1 Parameters of SJEP120R063's thermal circuit model

热阻 $R_{th}/(^\circ\text{C}\cdot\text{W}^{-1})$	热容 $C_{th}/(\text{J}\cdot^\circ\text{C}^{-1})$
$R_{th1}=0.078\ 790\ 159$	$C_{th1}=0.001\ 211\ 584\ 5$
$R_{th2}=0.0\ 851\ 615\ 39$	$C_{th2}=0.002\ 708\ 844\ 4$
$R_{th3}=0.160\ 795\ 01$	$C_{th3}=0.019\ 327\ 376$
$R_{th4}=0.005\ 693\ 678\ 6$	$C_{th4}=0.550\ 054\ 86$
$R_{th5}=577.157\ 68\mu$	$C_{th5}=5.357\ 916\ 1$
$R_{th6}=15.625\ 119\mu$	$C_{th6}=260.084\ 25$
$R_{th7}=251.852\ 09\text{n}$	$C_{th7}=19\ 897.007$

图7为该热路模型验证所得的热阻抗曲线,该曲线图反映了器件瞬态热阻抗与功率脉冲宽度的关系。由图可见,仿真波形和器件手册提供的波形具有较高的一致性,从而证明利用曲线拟合建立的热模型是能够准确反映器件热阻参数的。

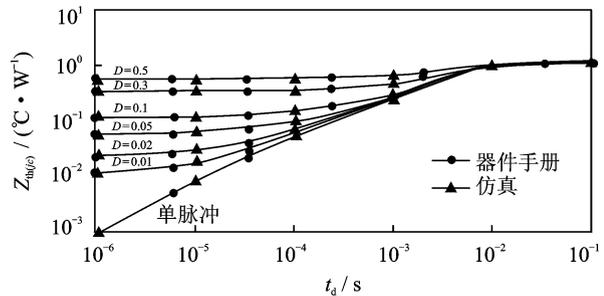


图7 SiC JFET热路模型验证所得热阻抗曲线

Fig. 7 Transient thermal impedance of SiC JFET

3.2.3 热电耦合模型静态特性的验证

对建好的SiC JFET热电耦合模型进行静态特性的验证,验证在不同结温下的主要特性曲线,仿真结果如图8所示。

从图8可以看出,3种不同结温下仿真得到的输出特性、导通电阻特性、栅极电流特性和断态漏电流特性均能与Datasheet中给出的曲线很好地吻合,从而证明了基于数据驱动方法建立的常断型SiC JFET的热电耦合模型的静态特性与器件理论参数基本一致。

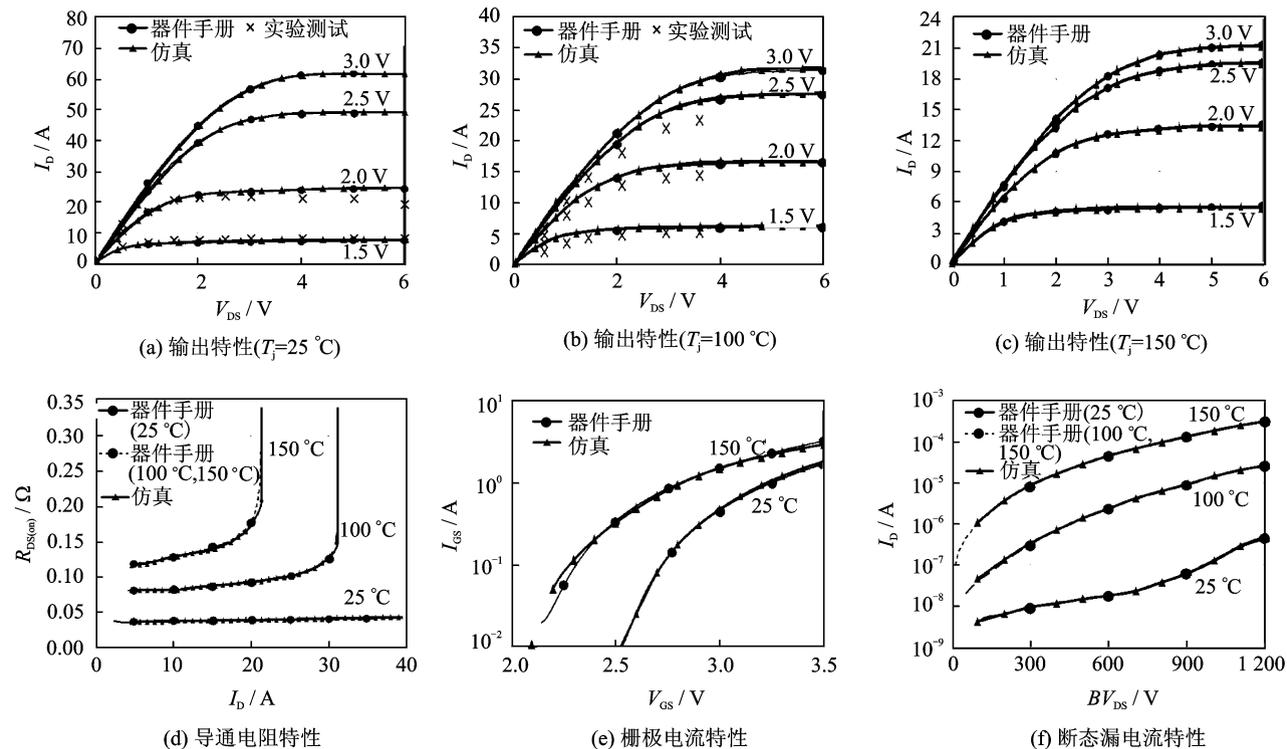


图 8 SiC JFET 热耦合模型静态特性验证曲线

Fig. 8 Static characteristics of SiC JFET's thermal circuit model by tests and simulation

图 9 为 SiC JFET 导通电阻在不同栅极驱动电压下随结温的变化情况,图 10 为 1 200 V 电压等级下不同类型的功率管的导通电阻比较。图 9 中仿真和实验验证时栅极电压幅值分别为 2.0, 2.5 和 2.8 V,脉宽 $t_d=250 \mu s$,占空比 $D=0.005$,负载电流 $I_D=10 \text{ A}$,通过电热板外部加热控制器件的结温。实验中测量功率管 D-S 两端的电压,进而根据 $R_{DS(on)}=V_{DS}/I_{DS}$ 可以求得功率管导通电阻。

由于功率管导通时间较短,且导通过程功耗较

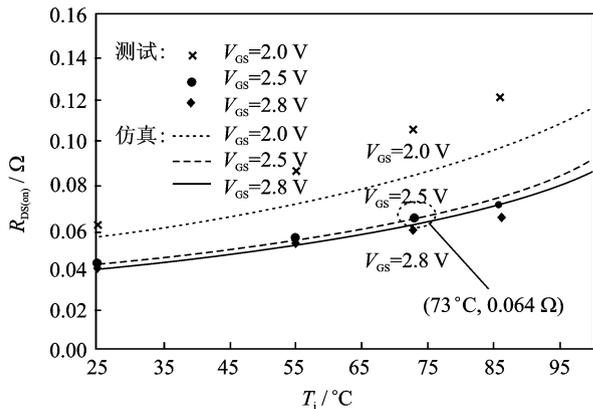


图 9 SiC JFET 在不同结温下的导通电阻特性

Fig. 9 On-resistance characteristics of SiC JFET at different junction temperature

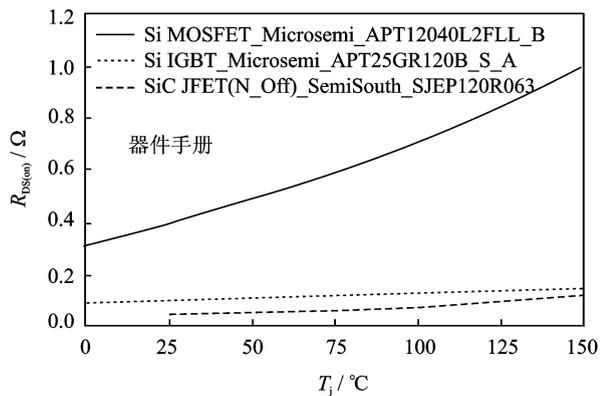


图 10 1 200 V 等级下不同功率管导通电阻特性

Fig. 10 On-resistance characteristics of different power devices ($BV_{DS}=1\ 200 \text{ V}$)

小,假设功率管的结温为通过电热板加热后的器件壳温。如:当器件壳温保持在 $73 \text{ }^\circ\text{C}$, $V_{GS}=2.5 \text{ V}$ 时, $V_{DS}=640 \text{ mV}$ 。则 $R_{DS(on)}=V_{DS}/I_{DS}=0.064 \text{ } \Omega$ 。由图 7 提供的器件瞬态结壳热阻抗曲线可知, $t_d=250 \mu s$, $D=0.005$ 时, $R_{th(jc)}=0.1 \text{ }^\circ\text{C}/\text{W}$ 。功率管导通功耗

$$P = I_{DS}^2 \times R_{DS(on)} = 10^2 \times 0.064 = 6.4 \text{ W}$$

根据公式(3),可以求得

$$T_j = T_c + P \times R_{th(jc)} = 73 + 6.4 \times 0.1 =$$

73.64 °C ≈ T_c

因此,该假设符合实际情况,结温可近似等效为壳温。

由仿真曲线和测试值可以看出,随着器件结温的增加,该 SiC JFET 的导通电阻 $R_{DS(on)}$ 不断上升,具有正温度系数有利于功率管并联使用时的稳态均流。 $V_{GS}=2.5$ 和 2.8 V 时测试值与仿真曲线能够大致吻合, $V_{GS}=2.0$ V 时偏差较明显,这主要是由于热电耦合模型建立过程中使用的数据多为器件手册提供的数值,而单个功率管的器件参数存在离散性导致了实际参数的区别;此外,测试过程中读数及仪器所带来的误差也是导致仿真与实验差别的原因之一。对模型建立进一步研究时为了提高模型的准确性,可以借助实际测试数据修正仿真模型部分参数。

此外,从图 10 的 $R_{DS(on)}$ 参数可以看到高压(>600 V)等级下 SiC 功率管的 $R_{DS(on)}$ 相比常规使用的高压 Si 功率管的 $R_{DS(on)}$ 有明显降低(尤其是高压 Si MOSFET)。SiC 功率管在长期导通过程中由于损耗造成的结心温升相对更小,实际使用时可以降低系统的散热条件,减小体积重量。

3.2.4 动态特性的验证

常断型 SiC JFET 动态特性的验证电路采用如图 11 所示的交流耦合驱动电路。该驱动电路在标准驱动信号和 SiC JFET 之间增加了 RC 网络,使功率管实现快速地开通和关断;驱动电路采用 ±10 V 供电,开关频率为 $f=100$ kHz;功率管 D-S 端电压 $V_{DS}=600$ V, $I_D=12$ A;阻感性负载 $L=400$ μH,续流二极管选用 CREE 公司的肖特基二极管 C2D10120D,其 $V_{RRM}=1\ 200$ V, $I_F=10$ A。

图 12 为常断型 SiC JFET 动态特性测试的实

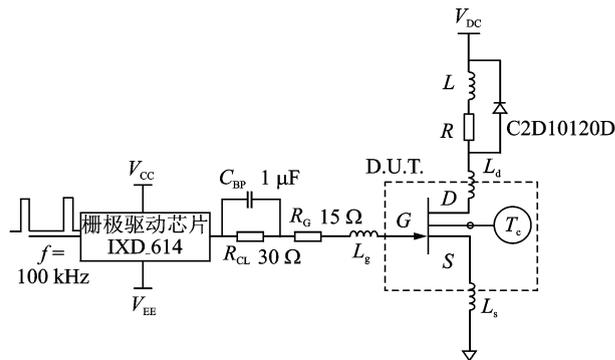


图 11 SiC JFET 动态特性测试电路

Fig. 11 Schematic of switching test and simulation for SiC JFET

验平台,通过电热板实现不同结温下功率管器件特性的测试,测试过程中器件壳温变化范围为 40~90 °C,由于快速开关过程时间较短,功耗对器件结温的影响不大,近似认为器件结温的变化范围为 40~90 °C。

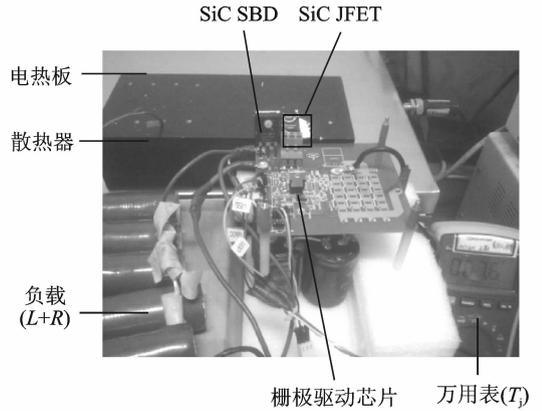


图 12 SiC JFET 动态特性测试样机

Fig. 12 Prototype of SiC JFET switching test

由于 SiC 功率管具有较低的导通电阻和较低的极间电容,快速关断时 SiC 功率管更容易与电路中的寄生电感作用产生较大的振铃现象^[10]。由于该 SiC 功率管开启电压 V_{th} 较低,室温下仅为 1.0 V,且具有负温度系数,因此应用中采取一定的措施,防止关断后误开通的问题(尤其是高温环境中)是必须的。

此外,本文测试电路 PCB 板的寄生电感较大,加剧了关断时的振铃现象,实验过程中发现当栅极振荡的峰值超过 V_{th} 时功率管会再次开通。通过增加栅极环路的电阻或减小寄生电感,可以有效地遏制振荡现象。本文中采取的措施是关断时提供 -10 V 的负向偏置电压,并且根据式(4)电路过阻尼状态无二阶振荡的条件,适当增加了栅极电阻和栅极电容。

$$R > 2\sqrt{\frac{L}{C}} \quad (4)$$

式中: R 为回路电阻; L 为回路电感; C 为回路电容。

图 13 为结温在 40 °C 下的动态开关波形,可以看出实验时关断过程中仍然存在一定的振铃现象但未导致误开通,并且实验和仿真的开关波形能够大致吻合。由于电路电感等寄生参数难以理论计算得出准确数值,导致实验与仿真在关断后振荡现象上存在一定差别;而开关过程中的波形受器件特性影响较大,该过程中仿真和实验结果具有较好的

一致性,说明热电耦合模型可以很好地反映器件的动态特性。

图 14 为开通损耗、关断损耗和总开关损耗随结温(40~90 °C)的变化关系曲线。随着结温的增加,功率管的开关损耗都仅出现轻微增加,说明该 SiC 功率管在高温下仍然能够保持较好的开关特

性。当然,由于测试中为了避免关断过程产生过大振荡而增加了驱动电路中电容和栅极电阻,从而造成了开关损耗整体上相对较大。

总体看来,热电耦合模型较普通电气模型能够更加准确地反映器件的真实特性,更好地帮助应用研究者在设计阶段及时发现问题,优化设计,节省时间、降低成本,提高系统的安全性和可靠性。

4 结 论

本文基于数据驱动建模思想,建立了常断型 SiC JFET 功率管的热电耦合模型,有助于器件的进一步研究。该模型具有以下特点:

(1)温度特性:考虑器件结温,更为真实地反映了结温对器件漏极电流、导通电阻等电气特性的影响,展现了结温与电气特性共同作用下的器件特性,为 SiC JFET 器件的热设计提供了研究基础。

(2)准确性:经仿真和实验验证,该模型各静态特性和动态特性均能与器件实际性能较好吻合,具有较高的准确性。

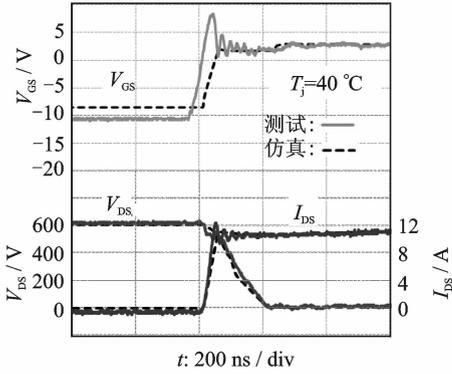
(3)适用性:由于数据驱动建模方法本身的优越性,基于该方法的功率器件建模只需要利用器件手册提供的数据和图表,无需考虑其具体物理结构,因此该建模思想适用于其他新型半导体功率器件(SiC MOSFETs, GaN FETs 等)模型的建立;并且该方法可应用于其他多种仿真环境(Matlab, Pspice 等)。

此外,动态特性的验证结果发现在漏源极电流 ≤ 12 A 的条件下,该 SiC JFET 的开关损耗不大且随结温的上升而增大,但增加幅度较小。可见,该器件在允许工作温度范围内使用时具有较好的高温稳定性,适合应用于高温高频开关场合;导通电阻与结温关系的验证结果发现该 SiC 功率管的导通电阻具有正温度系数,适合并联,且导通电阻及导通损耗相比高压 Si 功率器件更小。因此, SiC 功率管的使用可以降低系统的通态损耗、减小散热器的体积和重量。

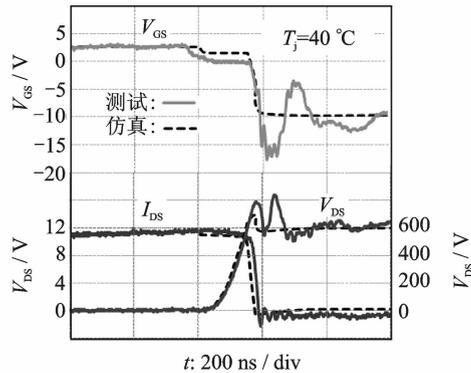
由于 SemiSouth 器件手册提供的参考数据有限,该器件模型的精确性受到一定影响,因而结合更多实测数据的常断型 SiC JFET 热电耦合模型有待进一步完善。

参考文献:

[1] Madar R. Materials science: Silicon carbide incontention[J]. Nature, 2004, 430: 974-975.



(a) 开通特性



(b) 关断特性

图 13 SiC JFET 在结温为 40 °C 下的开关特性 ($V_{DS} = 600$ V, $I_D = 12$ A)

Fig. 13 Switching waveforms of SiC JFET ($T_j = 40$ °C, $V_{DS} = 600$ V, $I_D = 12$ A)

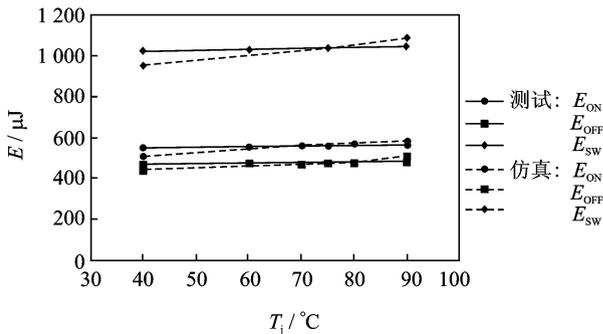


图 14 SiC JFET 不同结温下的开关损耗 ($V_{DS} = 600$ V, $I_D = 12$ A)

Fig. 14 Switching loss of SiC JFET at different junction temperature ($V_{DS} = 600$ V, $I_D = 12$ A)

- [2] 王守国,张岩. SiC 材料及器件的应用发展前景[J]. 自然杂志,2011,33(1): 42-45.
Wang Shouguo, Zhang Yan. The application development prospects for SiC materials and devices[J]. Chinese Journal of Nature, 2011,33(1): 42-45.
- [3] Mousa R, Planson D, Morel H, et al. High temperature characterization of SiC-JFET and modeling [C]//European Conference on Power Electronics and Applications. Aalborg; IEEE, 2007:1-10.
- [4] Platania E, Chen Z, Chimento F, et al. A physics-based model for a SiC JFET accounting for electric-field-dependent mobility[J]. Industry Applications, IEEE Transactions, 2011,47(1): 199-211.
- [5] Salaha T B, Morel H, Mtimet S. Toward SiC-JFETs modeling with temperature dependence[J]. Eur Phys J Appl Phys, 2010,52(2):20301p1-20301p8.
- [6] Zhong Xueqian, Wang Tao, Guo Qing, et al. High temperature physical modeling and verification of 4H-SiC lateral JFET device[C]//AIMSEC. Deng Leng; IEEE,2011;4015-4018.
- [7] Rhayem J, Vrbicky A, Blecic R, et al. New methodology on electro-thermal characterization and modeling of large power drivers using lateral PNP BJTs [C]//International Conference on EuroSimE. Bordeaux;IEEE, 2010;1-4.
- [8] Saha B, Celaya J R, Goebel K F, et al. Towards prognostics for electronics components [C]//IEEE Aerospace Conference. Big Sky, MT; IEEE,2009;1-7.
- [9] SemiSouth Laboratory. Silicon carbide enhancement-mode junction field effect transistor and recommendations for use[K]. Starkville, MS; SemiSouth Laboratory, 2010: 1-9.
- [10] Shahverdi M, Mazzola M, Lemmon A, et al. Active gate drive solutions for improving SiC JFET switching dynamics[C]// Applied Power Electronics Conference and Exposition (APEC). Long Beach, CA, USA; IEEE,2013: 2739-2743.

